

UNIVERSIDAD AUTÓNOMA DE ZACATECAS
“FRANCISCO GARCÍA SALINAS”
Posgrado del Área de Ingeniería



**DISEÑO Y CONSTRUCCIÓN DE INVERSOR MULTINIVEL PARA
INTERCONEXIÓN DE PANELES FOTOVOLTAICOS A LA RED ELÉCTRICA.**

Tesis de Maestría

presentada como requisito parcial para obtener el grado de

MAESTRO EN CIENCIAS DE LA INGENIERÍA

Presentada por:

Ana Gabriela Sánchez Reyna

Directores de tesis:

Dr. Jorge de la Torre y Ramos y Dr. Francisco Eneldo López Monteagudo

UNIDAD ACADÉMICA DE INGENIERÍA ELÉCTRICA

Zacatecas, Zac., 24 de mayo de 2018

APROBACIÓN DE TEMA DE TESIS DE MAESTRÍA



C. Ana Gabriela Sánchez Reyna

PRESENTE

De acuerdo a su atento oficio de fecha 19 de septiembre de 2016, en el cual solicita se le señale el tema a desarrollar para su trabajo de Tesis del Programa de Maestría en Ciencias de la Ingeniería, le manifiesto lo siguiente.

Se aprueba su solicitud, designando como directores de tesis a los profesores Dr. Jorge de la Torre y Ramos y Dr. Francisco Eneldo López Montegudo, mismos que acordaron en fijar a usted el tema titulado:

DISEÑO Y CONSTRUCCIÓN DE INVERSOR MULTINIVEL PARA INTERCONEXIÓN DE PANELES FOTOVOLTAICOS A LA RED ELÉCTRICA.

en su oportunidad, antes de la impresión de la versión final del documento.

Atentamente

Zacatecas, Zac., 8 de octubre de 2016

Dr. Carlos Olvera Olvera

Director de la Unidad Académica de Posgrado en Ingeniería

AUTORIZACIÓN DE IMPRESIÓN DE TESIS DE MAESTRÍA



C. Ana Gabriela Sánchez Reyna

PRESENTE

La Dirección de la Unidad Académica de Posgrado en Ingeniería le notifica a usted que la Comisión Revisora de su documento de Tesis de Maestría, integrada por los profesores Dr. Jorge de la Torre y Ramos, Dr. Francisco Eneldo López Monteagudo, M. en C. Arturo Moreno Baez, M. en C. Jorge Issac Galvan Tejada y Dr. Fernando Martinez Cardenas, ha concluido la revisión del mismo y ha dado la aprobación para su respectiva presentación.

Por lo anterior, se le autoriza la impresión definitiva de su documento de Tesis de Maestría a fin de dar trámite a la sustentación de su Examen de Grado, a presentarse el 24 de mayo de 2018.

Atentamente

Zacatecas, Zac., 13 de mayo de 2018

Dr. Carlos Olvera Olvera

Director de la Unidad Académica de Posgrado en Ingeniería

APROBACIÓN DE EXAMEN DE GRADO



Se aprueba por unanimidad el Examen de Grado de Ana Gabriela Sánchez Reyna
presentado el 24 de mayo de 2018 para obtener el Grado de

MAESTRO EN CIENCIAS DE LA INGENIERÍA

Jurado:

Presidente: Dr. Jorge de la Torre y Ramos _____

Primer vocal: Dr. Francisco Eneldo López Monteagudo _____

Segundo vocal: M. en C. Arturo Moreno Baez _____

Tercer vocal: M. en C. Jorge Issac Galvan Tejada _____

Cuarto vocal: Dr. Fernando Martinez Cardenas _____

RESUMEN

La producción de energía a base de hidrocarburos genera emisiones contaminantes que afectan al medio ambiente, además de estos ser finitos. Existen otras maneras de transformar energía, esto de manera limpia, el caso del uso de energías renovables y alternas. La energía solar es aprovechada por medio del uso de paneles fotovoltaicos, para poder hacer uso de esta energía, en los equipos eléctricos convencionales, es necesario utilizar un inversor el cual permite convertir la corriente directa (CD) en corriente alterna (CA), actualmente el costo de los inversores es muy alto por su origen extranjero. Una alternativa viable es el desarrollar tecnologías de inversores, en el presente caso multinivel, el cual puede ser usado para la alimentación de aparatos directamente o para la interconexión a la red eléctrica, esto tratando de maximizar el retorno de inversión.

Dedicada a quienes hicieron que todo esto fuera posible. Gracias.

Agradecimientos

Agradezco a la Unidad Académica de Ingeniería Eléctrica de la Universidad Autónoma de Zacatecas, por formarme profesionalmente como ingeniero y ahora como maestra en ciencias de la ingeniería.

Contenido General

	Pag.
Resumen	iv
Lista de figuras	x
Lista de tablas	xvi
1 Introducción	1
1.1 Antecedentes	3
1.2 Planteamiento del problema	4
1.3 Hipótesis	5
1.4 Objetivos	5
1.4.1 Objetivos Específicos	5
2 Marco Teórico	6
2.1 Panel fotovoltaico	6
2.2 Sistemas fotovoltaicos	7
2.3 Convertidores electrónicos de potencia.	8
2.3.1 IGBT (Insulated Gate Bipolar Transistor)	9
2.4 Inversores	10
2.4.1 Inversores monofásicos	11
2.4.1.1 Inversor medio puente	11
2.4.1.2 Inversor de puente completo	12
2.4.2 Inversores trifásicos	14
2.5 Inversores multinivel	16
2.6 Topologías de los inversores multinivel	18
2.6.1 Inversor Diodo Anclado	18
2.6.2 Inversor Capacitor Flotante	19
2.6.3 Inversor Multinivel en Cascada de Puente H	20
2.7 Protecciones	24
2.7.1 Redes Snubber	24
2.7.1.1 Red snubber RCD	24
2.7.2 Varistores	26
2.8 Estrategias de modulación y control para inversores multinivel	27
2.8.1 Clasificación de estrategias de modulación	27

2.8.2	Eliminación selectiva de armónicos (SHE)	27
2.8.3	Fuente reguladora de voltaje con diodo zener	30
2.9	Requerimientos para la interconexión al Sistema Eléctrico Nacional (SEN)	31
2.9.1	Requerimientos para interconexión a baja tensión	32
2.9.1.1	Tensión	32
2.9.1.2	Capacidad de generación en Pequeña Escala	32
2.9.1.3	Frecuencia	32
2.9.1.4	Equipo de medición y protección	33
2.9.2	Calidad de la energía	34
2.10	Radiación solar en México	34
2.11	Producción energía solar en México	35
3	Diseño y Simulación del Inversor Multinivel	39
3.1	Diseño del inversor multinivel	39
3.1.1	Análisis y diseño del inversor	39
3.1.2	Análisis para la estrategia de modulación y control del inversor	41
3.1.3	Etapas del control digital de inversor	43
3.1.4	Diseño Red Snubber	47
3.1.5	Varistores	48
3.1.6	Etapas control de potencia y elementos de potencia del inversor multinivel	49
3.1.7	Circuito fuente reguladora de voltaje con diodo zener	50
3.2	Simulación del inversor multinivel	53
3.2.1	PSCAD	53
3.2.1.1	Simulación del inversor multinivel en PSCAD	53
3.2.1.2	Simulación del inversor multinivel con carga resistiva (carga R)	54
3.2.1.3	Simulación del inversor multinivel con carga resistiva e inductiva (carga RL)	57
3.2.1.4	Simulación del inversor multinivel con filtro PI	59
3.2.2	OrCAD	64
3.2.2.1	Simulación del inversor multinivel en OrCad	64
3.2.2.2	Simulación del inversor multinivel con carga resistiva (carga R)	66
3.2.2.3	Simulación del inversor multinivel con carga resistiva e inductiva (carga RL)	70
4	Inversor multinivel	74
4.1	Desarrollo prototipo inversor multinivel	74
4.2	Pruebas y resultados	79
4.2.1	Pruebas de los puentes H	79

	Pag.
4.2.2 Prueba con carga resistiva (con fuentes controladas)	83
4.2.3 Prueba con carga resistiva alimentado con paneles fotovoltaicos	86
4.2.4 Prueba con carga inductiva alimentado con paneles fotovoltaicos	89
4.2.5 Prueba de sincronización con línea	92
4.2.6 Prueba de interconexión a la red eléctrica	92
4.2.6.1 Prueba con carga resistiva (verificación de parámetros para interconexión a la red eléctrica)	92
4.2.6.2 Prueba de interconexión a la red eléctrica con transformador de protección	95
4.2.6.3 Prueba de interconexión a la red eléctrica sin transformador de protección	101
Conclusiones	106
Apéndices	
Apéndice A: Hojas de datos PIC16F887A	107
Apéndice B: Hoja de datos del MUR1520	108
Apéndice C: Hoja de datos del IRGB4062D	109
Apéndice D: Hoja de datos del 4N26	110
Apéndice E: Hoja de datos del FAN7382	111
Apéndice F: Hoja de datos del 1N4744A	112
Apéndice G: Hoja de datos del 1N4007	113
Apéndice H: MathCad 14 Solución de ecuaciones	114
Apéndice I: Analisis de costos	115
Referencias	116

Lista de figuras

Figura	Pag.
1.1 Clasificación de métodos de modulación multinivel.	3
2.1 Representación esquemática de un panel fotovoltaico. <i>Fuente: Ecosistemas del Sureste C.B.</i>	6
2.2 Topología de un sistema fotovoltaico autónomo.	7
2.3 Topología de un sistema fotovoltaico conectado a la red.	8
2.4 Representación simbólica del transistor IGBT.	9
2.5 Representación simbólica del transistor IGBT.	9
2.6 Símbolos para la representación de inversores.	11
2.7 Inversor medio puente.	11
2.8 Tensión y corriente en la carga para un inversor medio puente.	12
2.9 Inversor puente completo.	13
2.10 Tensión y corriente en la carga para un inversor de puente completo.	13
2.11 Inversor trifásico.	14
2.12 Sistema de voltajes trifásicos.	14
2.13 Elementos para un inversor multinivel.	17
2.14 Representación de una fase de un inversor con (a) dos niveles, (b) tres niveles y (c) n niveles.	17
2.15 Topología diodo anclado de cinco niveles.	18
2.16 Topología capacitor flotante de cinco niveles.	19

Figura	Pag.
2.17 Topología de un inversor en cascada con fuentes simétricas de 5 niveles.	21
2.18 Topología de un inversor en cascada con fuentes asimétricas de 7 niveles.	22
2.19 Red snubber RCD.	25
2.20 Serie de varistores en forma de disco (diferentes diámetros)	26
2.21 Clasificación de métodos de modulación multinivel.	27
2.22 Forma de onda escalonada generalizada.	28
2.23 Esquemático fuente de alimentación con diodo zener.	31
2.24 Esquema para la interconexión de generación en pequeña escala.	33
2.25 Mapa de la radiación solar promedio anual en México.	35
2.26 Evolución de la capacidad y generación de energía solar fotovoltaica 2006-2016. . .	36
2.27 Capacidad y generación de centrales solares por región de control 2016.	37
3.1 Inversor en cascada con puentes H y fuentes asimétricas de 11 niveles.	39
3.2 Diagrama PIC16F877A.	44
3.3 Secuencia de señales de conmutación.	44
3.4 Osciloscopio Hantek 6022BL.	45
3.5 Tarjeta SYSM40-2 con el PIC16F877A.	46
3.6 Diagrama de flujo del control del inversor (rutina de secuencias de conmutación). .	46
3.7 Medio puente H con Red snubber RCD.	48
3.8 Circuito de disparo y potencia del inversor multinivel.	49
3.9 Esquemático fuente de alimentación con diodo zener.	50
3.10 Esquemático del lector de pulsos.	54
3.11 Secuencias de conmutación para cada transistor del inversor.	54
3.12 Esquemático de simulación de inversor con carga resistiva.	55

Figura	Pag.
3.13 Señal de voltaje a la salida del inversor con carga resistiva.	56
3.14 Señal de corriente a la salida del inversor con carga resistiva.	56
3.15 Componentes armónicos de las señales y THD: a) Voltaje y b) Corriente con carga resistiva.	57
3.16 Esquemático de simulación del inversor con carga RL.	58
3.17 Señal de voltaje a la salida del inversor con carga RL.	59
3.18 Señal de corriente a la salida del inversor con carga RL.	59
3.19 Componentes armónicos de las señales y THD: a) Voltaje y b) Corriente con carga RL.	60
3.20 Esquemático de simulación del inversor con filtro PI.	61
3.21 Señal de voltaje a la salida del inversor con filtro PI.	62
3.22 Señal de corriente a la salida del inversor con filtro PI.	62
3.23 Componentes armónicos de las señales y THD: a) Voltaje y b) Corriente con filtro PI.	63
3.24 Esquemático de la fuente de conmutación.	64
3.25 Secuencias de conmutación para cada transistor (IGBT) del inversor.	65
3.26 Esquemático de simulación del inversor en cascada con puentes H con carga resistiva.	67
3.27 Señal de voltaje a la salida del inversor con carga resistiva.	68
3.28 Señal de corriente a la salida del inversor con carga resistiva.	68
3.29 Comparación entre las señales de voltaje y corriente a la salida del inversor con carga resistiva.	69
3.30 Componentes armónicos de las señales: a) Voltaje y b) Corriente con carga resistiva.	69
3.31 Esquemático de simulación del inversor con carga RL.	71
3.32 Señal de voltaje a la salida del inversor con carga RL.	72

Figura	Pag.
3.33 Señal de voltaje a la salida del inversor con carga RL.	72
3.34 Componentes armónicos de las señales: a) Voltaje y b) Corriente con carga RL. . .	73
4.1 Tarjeta SYSM40-2 con PIC16f877A.	74
4.2 Esquemático circuito medio puente H.	75
4.3 Circuito medio puente H.	75
4.4 Esquemático circuito de detección de cruce por cero.	76
4.5 Circuito de detección de cruce por cero.	76
4.6 Fuente reguladora de voltaje con diodo zener - Primer puente H	77
4.7 Fuente reguladora de voltaje con diodo zener - Segundo puente H	77
4.8 Fuente reguladora de voltaje con diodo zener - Tercer puente H	77
4.9 Inversor multinivel real - Interconexión de medios puentes H.	78
4.10 Comparación entre una señal de pulsos del PIC16F877A y la señal de disparo de un IGBT.	80
4.11 Comparación entre una señal de pulsos del PIC16F877A y la señal de disparo de un IGBT.	80
4.12 Comparación entre una señal de pulsos del PIC16F877A y la señal de disparo de un IGBT.	80
4.13 Señal de salida del primer puente H.	81
4.14 Señal de salida del segundo puente H.	81
4.15 Señal de salida del segundo puente H.	82
4.16 Señales de salida de cada puente H (a)Primer puente H, (b) Segundo puente H y (c)Tercer puente H.	82
4.17 Fuente controlada (BK Precision 1672).	83
4.18 Inversor multinivel con fuentes controladas - carga resistiva.	84

Figura	Pag.
4.19 Señal de voltaje de salida del inversor multinivel con fuentes controladas.	84
4.20 Control digital para el inversor multinivel con fuentes controladas.	85
4.21 Corriente demandada por carga resistiva (prueba con fuentes controladas).	85
4.22 Prototipo de inversor multinivel.	86
4.23 Carga resistiva a la salida del inversor multinivel.	87
4.24 Componentes armónicos y %THD de corriente con carga resistiva.	88
4.25 Señal de voltaje de salida del inversor multinivel con carga resistiva.	88
4.26 Motor de esmeriladora.	89
4.27 Señal de voltaje de salida del inversor multinivel con carga inductiva.	90
4.28 Señal de voltaje y corriente a la salida del inversor multinivel con carga inductiva. .	90
4.29 Componentes armónicos y %THD de corriente con carga inductiva.	91
4.30 Desplazamiento entre señales.	92
4.31 Señales de voltaje y corriente de salida con carga resistiva.	93
4.32 Componentes armónicos y %THD de corriente con carga resistiva.	93
4.33 Componentes armónicos y %THD de voltaje con carga resistiva.	94
4.34 Valores RMS de voltaje y corriente con carga resistiva.	94
4.35 Diagrama de interconexión a la red eléctrica con transformador de protección. . . .	95
4.36 Detección de cruce por cero de la señal de CA de la red eléctrica.	96
4.37 Señal de voltaje de salida del inversor en contra fase con señal de CA de la red eléctrica.	96
4.38 Señal de voltaje de salida del inversor en fase con señal de CA de la red eléctrica. .	97
4.39 Señales de voltaje y corriente presentes en la línea durante inyección a la red eléctrica.	98
4.40 Componentes armónicos y %THD de voltaje durante inyección a la red eléctrica. .	98

Figura	Pag.
4.41 Componentes armónicos y %THD de corriente durante inyección a la red eléctrica.	99
4.42 Valores RMS de voltaje y corriente durante inyección a la red eléctrica.	99
4.43 Señal de inyección a red con transformador de protección.	100
4.44 Potencia durante inyección a la red eléctrica.	100
4.45 Diagrama de interconexión a la red eléctrica sin transformador de protección. . . .	101
4.46 Señal de voltaje de salida del inversor en contra fase con señal de CA de la red eléctrica.	102
4.47 Señal de voltaje de salida del inversor en fase con señal de CA de la red eléctrica. .	102
4.48 Señales de voltaje y corriente presentes en la línea sin transformador de protección.	103
4.49 Componentes armónicos y %THD de voltaje sin transformador de protección. . . .	103
4.50 Componentes armónicos y %THD de corriente sin transformador de protección. . . .	104
4.51 Valores RMS de voltaje y corriente sin transformador de protección.	104
4.52 Potencia presente sin transformador de protección.	105
A.1 Información del PIC16F887A.	107
B.1 Hoja de datos del MUR1520.	108
C.1 Hoja de datos del IRGB4062D.	109
D.1 Hoja de datos del 4N26.	110
E.1 Hoja de datos del FAN7382.	111
F.1 Hoja de datos del 1N4744A.	112
G.1 Hoja de datos del 1N4007.	113
H.1 MathCad 14 Solución de ecuaciones.	114
I.1 Analisis de costos.	115

Lista de tablas

Tabla	Pag.
2.1 Secuencias de conmutación para 5 niveles.	21
2.2 Secuencia de conmutación para 7 niveles.	22
2.3 Comparación de topologías multinivel en relación al número de componentes por fase	23
2.4 Tiempo de respuesta del sistema ante fluctuaciones de frecuencias.	33
2.5 Producción de energía solar en México 2014-2018	36
3.1 Secuencia de conmutación para 11 niveles.	40
3.2 Pruebas de THD.	42
3.3 Pruebas de THD.	43
3.4 Características del IRGB4062D.	50

Capítulo 1

Introducción

La producción de energía por medio del uso de combustibles fósiles genera emisiones de contaminantes que afectan al medio ambiente. Para reducir la contaminación ambiental se han creado nuevas tecnologías como las energías renovables y alternas. Este tipo de tecnologías producen energía de una manera más limpia y eficiente. Un ejemplo de producción de energía renovable y alterna es la solar, para aprovechar la energía solar se hace uso de paneles fotovoltaicos, los cuales no producen ningún tipo de emisión contaminante, no generan ruido y su mantenimiento es fácil.

El uso de la energía solar ha generado que la demanda solar-eléctrico-energético haya crecido de forma constante entre 20% y 25% anualmente en los últimos 20 años a nivel mundial [1]. Este crecimiento se ha dado principalmente en sistemas fotovoltaicos que se encuentran conectadas a la red eléctrica.

Los sistemas fotovoltaicos pueden ser clasificados dependiendo de si están o no conectados a la red eléctrica en:

- Sistemas fotovoltaicos autónomos.
- Sistemas fotovoltaicos conectados a la red.

Los paneles o módulos fotovoltaicos, también llamados paneles solares o células son dispositivos electrónicos capaces de convertir la luz solar en electricidad, esto mediante el efecto fotoeléctrico.

Para convertir la corriente directa (CD) generada por los paneles fotovoltaicos en corriente alterna (CA) y poder ser administrada a la red eléctrica, es necesario y elemental el uso de un inversor de corriente en la instalación de los paneles fotovoltaicos conectados a la red eléctrica. Se han propuesto y estudiado diferentes tipos de inversores fotovoltaicos [2][3].

Los inversores utilizados para interconexión a la red se pueden clasificar en tres tipos [7]:

- Inversor multinivel de diodo anclado.
- Inversor multinivel de capacitor flotante.
- Inversor multinivel en cascada con puentes H.

La función principal de los inversores multinivel es generar una onda de voltaje casi sinusoidal a partir de varios niveles de voltaje de CD, mientras más sean los niveles de CD la forma de onda que se obtiene a la salida del inversor tiene un mayor número de escalones, lo que da como resultado una forma de onda escalonada semejante a una onda de CA. Para lograr que el índice de distorsión armónica tienda a cero en la onda, es necesario aumentar la cantidad de niveles de CD, de igual modo mientras más niveles de voltaje se tengan el voltaje a la salida del inversor será mayor.

A su vez, para poder hacer uso adecuado de cada uno de los diferentes tipos de inversores multinivel, es necesario la utilización de alguna técnica de modulación, las cuales se han desarrollado y estudiado extensamente.

Los métodos de control y modulación más relevantes para los convertidores multinivel, pueden ser clasificados de acuerdo a la frecuencia de conmutación [7], como se muestra en la

figura 1.1.

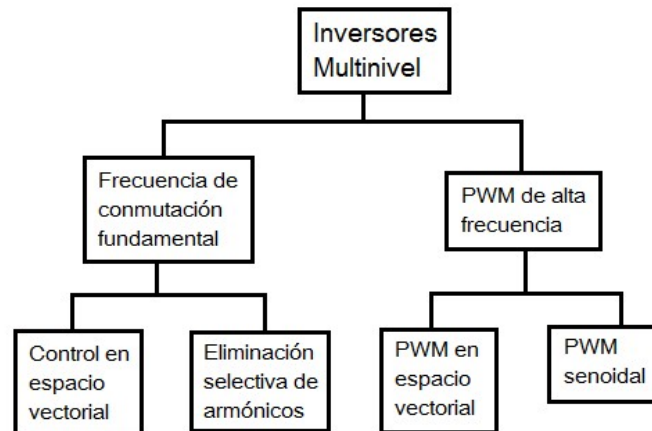


Figura 1.1 Clasificación de métodos de modulación multinivel.

1.1 Antecedentes

Las nuevas tecnologías basadas en convertidores multinivel se han ido abriendo paso en el campo de las aplicaciones fotovoltaicas con conexión a la red, y actualmente se presentan en el área de las aplicaciones de media y alta tensión como una alternativa de peso a los convertidores de dos niveles tradicionales.

Los inversores de fuente de voltaje producen un voltaje o una corriente de salida cuyos niveles son 0 o $\pm V_{cd}$. Se conoce como inversores en dos niveles. Para obtener una forma de onda de voltaje o corriente de alta calidad, con una menor distorsión armónica total (THD), requieren conmutación en alta frecuencia, junto con diversas estrategias de modulación. Sin embargo, en aplicaciones con alta potencia y alto voltaje, esos inversores en dos niveles tienen algunas limitaciones para operar a alta frecuencia, principalmente a causa de las pérdidas por conmutación y limitaciones de las especificaciones nominales de los dispositivos. Además, los dispositivos semiconductores de conmutación se deben usar de tal manera que se eviten problemas asociados con sus combinaciones en serie-paralelo, necesarias para obtener la capacidad

de manejo de altos voltajes y corrientes.

Los inversores multinivel han atraído muchos interés en el campo de la potencia. Presenta un conjunto nuevo de propiedades que son muy adecuadas para usarse en compensación de potencia reactiva. Pueden ser más fácil producir un inversor de alta potencia y alto voltaje con la estructura multinivel, por la forma en la que se controlan en la estructura los esfuerzos dieléctricos del dispositivo. Al aumentar la cantidad de niveles de voltaje en el inversor sin necesidad de mayores especificaciones nominales de los dispositivos individuales, se puede aumentar la potencia nominal. La topología de los inversores multinivel les permite alcanzar altos voltajes con poca distorsión armónica, sin el uso de transformadores o de dispositivos de conmutación sincronizada conectados en serie. A medida que aumenta la cantidad de niveles de voltaje, se reduce en forma importante el contenido de armónicas en la forma de onda de voltaje de salida [4] [5].

1.2 Planteamiento del problema

La tecnología multinivel para la interconexión de paneles fotovoltaicos a la red, con que se cuenta actualmente presenta un alto costo debido a su origen extranjero, principalmente de Alemania, EUA y Japón. Por lo que su tecnología solo es conocida por los fabricantes, lo que conlleva a que los costos de mantenimiento y remplazo del equipo sean altos, todo esto para sistemas que se quieran implementar en México y principalmente en la región. Para hacer un uso eficiente de los inversores tienen que cumplir con los estándares establecidos por los operadores de la red eléctrica, de lo contrario el usuario puede ser acreedor a multas. Por lo que una alternativa viable es desarrollar nuevas tecnologías de inversores multinivel para la interconexión de paneles fotovoltaicos a la red, tratando de minimizar su costo y optimizando su funcionamiento.

1.3 Hipótesis

Con los inversores multinivel se puede mejorar la eficiencia y la calidad de la energía eléctrica en inversores para interconexión a la red a partir de diferentes algoritmos de control para reducir la distorsión armónica, las pérdidas en la RED y el costo actual de los inversores comerciales.

1.4 Objetivos

Desarrollar un prototipo de inversor multinivel, donde se puedan evaluar diferentes algoritmos de control con el fin de minimizar la distorsión armónica total (THD) y aumentar la eficiencia de conversión.

1.4.1 Objetivos Específicos

- Analizar el estado del arte de los inversores multinivel interconectados a la red.
- Analizar diferentes configuraciones de inversores multinivel.
- Analizar las diferentes estrategias de control de inversores multinivel en cascada.

Capítulo 2

Marco Teórico

2.1 Panel fotovoltaico

Los paneles o módulos fotovoltaicos, también llamados paneles solares o células solares, son dispositivos electrónicos capaces de convertir la luz solar en electricidad esto mediante el efecto fotoeléctrico.

La primera célula solar fue desarrollada en 1954 en Laboratorios Telefónicos Bell en los Estados Unidos, con una eficiencia de conversión de la energía solar de aproximadamente el 6% [33].

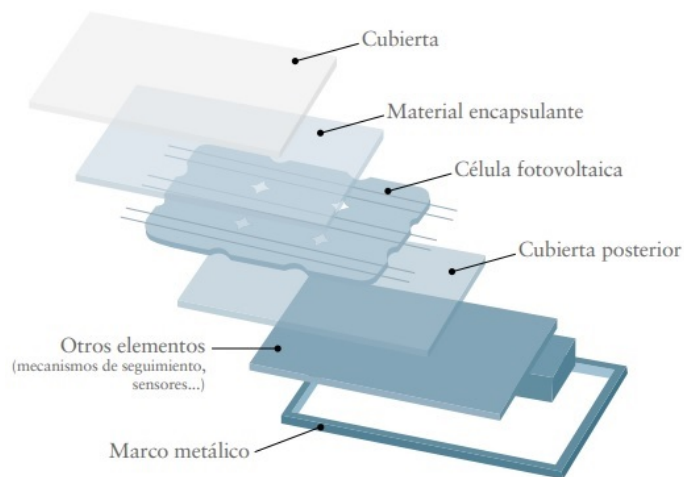


Figura 2.1 Representación esquemática de un panel fotovoltaico. Fuente: *Ecosistemas del Sureste C.B.*

2.2 Sistemas fotovoltaicos

Los sistemas fotovoltaicos se clasifican dependiendo si están o no están conectados a la red:

Sistemas fotovoltaicos autónomos, también conocidos como sistemas aislados son los que no se encuentran conectados a la red eléctrica.

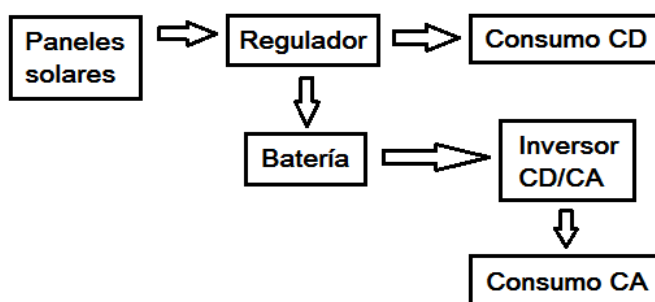


Figura 2.2 Topología de un sistema fotovoltaico autónomo.

Los componentes de este tipo de sistema fotovoltaico autónomo son:

1. Panel fotovoltaico, o un arreglo de paneles fotovoltaicos.
2. Regulador de carga.
3. Batería, para la acumulación de la carga.
4. Inversor.
5. Protecciones.
6. Medidor bidireccional.
7. Dispositivos de consumo.

Sistemas fotovoltaicos conectados a la red, son aquellos que están directamente conectados a la red eléctrica.

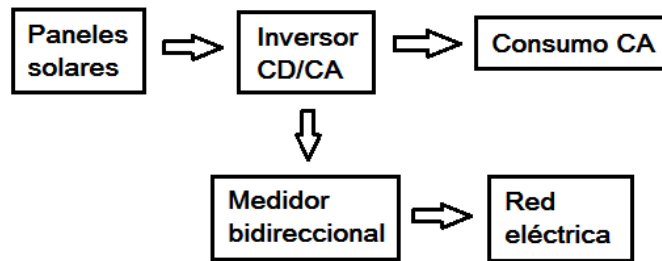


Figura 2.3 Topología de un sistema fotovoltaico conectado a la red.

En la figura anterior, se observa el diagrama de un sistema fotovoltaico conectado a la red, y dentro de este diagrama se observa un consumo de CA, este consumo puede ser opcional.

Los componentes de un sistema fotovoltaico conectado a la red, a diferencia del sistema fotovoltaico autónomo son menos:

1. Panel fotovoltaico, o un arreglo de paneles fotovoltaicos.
2. Inversor.
3. Protecciones.
4. Medidor bidireccional.
5. Red eléctrica.

2.3 Convertidores electrónicos de potencia.

La evolución de la tecnología y de la ciencia ha provocado un cambio en el tipo de cargas conectadas a la red eléctrica. La electrónica de potencia se desarrolló en base a las técnicas de conversión de energía; para lograr esto es necesario el uso de dispositivos semiconductores de activación y desactivación controlada (encendido y apagado controlado), entre los que se encuentra los BJT, MOSFET, GTO, SIT, MCT e IGBT [6]. Actualmente el más utilizado es el IGBT debido a que presenta mejores características.

2.3.1 IGBT (Insulated Gate Bipolar Transistor)

Son dispositivos semiconductores de tres terminales, con capacidad de control externo. El IGBT se desarrolló con la idea de aprovechar simultáneamente las ventajas de la baja resistencia de conducción de los BJT y la elevada velocidad de conmutación de los MOSFET [9]. En la figura 2.4 se observa la estructura interna de un IGBT, Puerta (G), Colector (C) y Emisor (E).

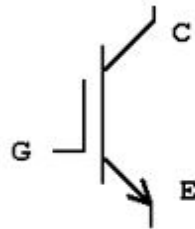


Figura 2.4 Representación simbólica del transistor IGBT.

El IGBT cuenta con un coeficiente de temperatura positivo que lo hace adecuado para funcionar en paralelo, ya que al sufrir una sobrecarga aumentan su resistencia de conducción reduciendo su carga. Su símbolo y las curvas V-I que representan los estados de bloqueo y conducción se representan en la figura 2.5.

En este dispositivo, se utiliza un voltaje entre puerta y emisor para controlar el estado de funcionamiento.

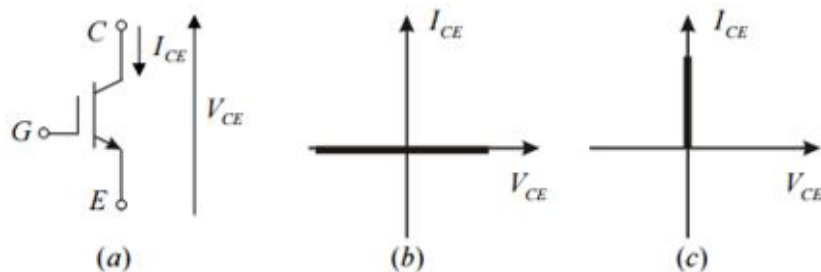


Figura 2.5 Representación simbólica del transistor IGBT.

En la imagen b, el dispositivo se encuentra bloqueado debido a que la corriente colector-emisor (I_{CE}) es nula, por lo que el IGBT se comporta como un circuito abierto. Cuando se aplica un voltaje entre puerta y emisor (V_{GE}) el IGBT permite el paso de corriente en sentido

colector emisor. El IGBT se apaga simplemente removiendo la señal de voltaje de la puerta (VG). La transición del estado de conducción al estado de bloqueo puede tomar apenas 2 microsegundos, por lo que la frecuencia de conmutación puede estar en el rango de los 50 kHz. Los IGBT se fabrican desde una tensión de 600V y una corriente de 50A, hasta una tensión de 1400V y una corriente de 300A [9].

2.4 Inversores

Los inversores son dispositivos que permiten convertir la corriente directa a corriente alterna, cuya magnitud y frecuencia pueden ser definidas. La entrada de corriente directa puede provenir de una fuente de voltaje de corriente directa como una celda de combustible, una batería o una panel fotovoltaico. En estos sistemas, la fuente de voltaje alimenta directamente al inversor, utilizándose típicamente MOSFETs e IGBTs [10].

Las aplicaciones que pueden tener los inversores son varias, esto depende del usuario:

- **Actuadores para motores de corriente alterna.** Permite variar la tensión y la frecuencia de estos motores.
- **Fuentes de alimentación ininterrumpida (UPS).** Genera una tensión senoidal a partir de una batería con el fin de sustituir a la red cuando se ha producido un corte en el suministro eléctrico.
- **Generación fotovoltaica.** Genera la tensión senoidal de 60Hz a partir de una tensión continua producida por una serie de paneles fotovoltaicos. En este tema, se considerará únicamente el funcionamiento a bajas frecuencias, es decir los interruptores conmutando a la frecuencia de la red [13]

Los inversores pueden ser clasificados como monofásicos o trifásicos, esto depende del tipo de voltaje que se encuentre a su salida.

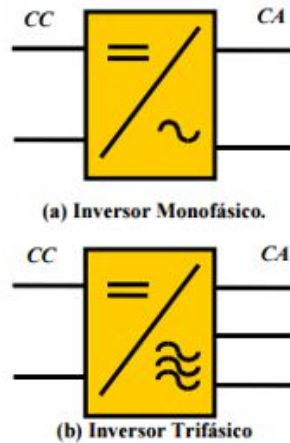


Figura 2.6 Símbolos para la representación de inversores.

2.4.1 Inversores monofásicos

Dentro de los inversores monofásicos se encuentran los inversores de medio puente (media onda) y los inversores de puente completo (onda completa).

2.4.1.1 Inversor medio puente

Esta topología es la más simple, y su funcionamiento se basa en la conducción de un transistor durante un semiperíodo, instante durante el cual se le aplica a la carga una tensión igual a $V_{cd}/2$, junto con la imposición de una conducción alternada y no simultánea de ambos transistores.

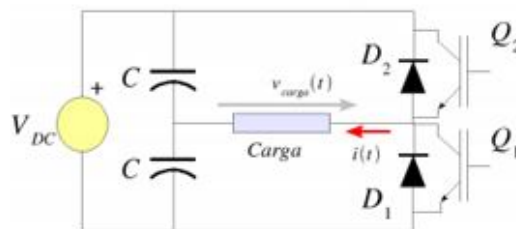


Figura 2.7 Inversor medio puente.

Durante los semiperíodos en que Q_2 está excitado y saturado, la tensión en el extremo derecho de la carga es $+V_{cd}/2$, salvo caídas de tensión despreciables en el semiconductor.

Durante los semiperíodos en que se excita Q1, la tensión en dicho extremo de la carga es $-V_{cd}/2$. La tensión resultante en la carga es una onda cuadrada de amplitud $V_{cd}/2$, como se muestra a continuación [11].

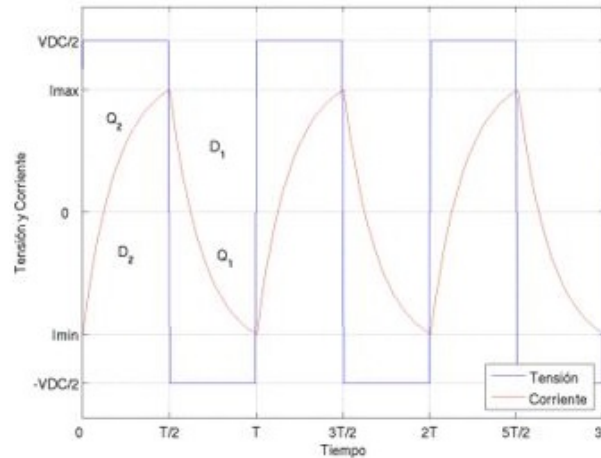


Figura 2.8 Tensión y corriente en la carga para un inversor medio puente.

En la figura anterior se presenta la forma de onda de tensión y corriente sobre la carga en régimen permanente para un inversor de medio puente, destacando la componente en conducción en cada instante de tiempo [8].

2.4.1.2 Inversor de puente completo

En todos los inversores, si la carga es resistiva pura, la forma de onda de corriente es la misma que la de tensión, con la escala correspondiente. Sin embargo, cuando la carga dispone de componentes reactivas, la intensidad estará desfasada positiva o negativamente frente a la tensión. En los intervalos en los que la corriente y tensión no coincidan en signo, los interruptores se cortarían necesitando la incorporación de diodos en antiparalelo, para posibilitar un conmutador bidireccional en corriente, como se muestra en la figura 2.9.

Manteniendo excitados Q1 y Q3, el extremo izquierdo de la carga queda conectado al polo positivo de la fuente y el extremo derecho al polo negativo, quedando la carga sometida a la tensión V_{cd} de la fuente. Bloqueando Q1 y Q3 y excitando Q2 y Q4, la tensión en la carga se invierte. Haciendo esto de forma alternativa, la carga queda sometida a una tensión

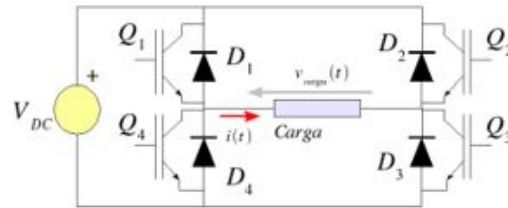


Figura 2.9 Inversor puente completo.

alterna cuadrada de amplitud igual a la tensión de la fuente V_{dc} , lo cual supone una ventaja con respecto al inversor de medio puente. En este tipo de topología se necesitan el doble de transistores [11]. A continuación se puede ver una imagen la cual muestra la forma de onda de tensión y corriente sobre la carga en régimen permanente para un inversor de puente completo, destacando la componente en conducción en cada instante de tiempo[8].

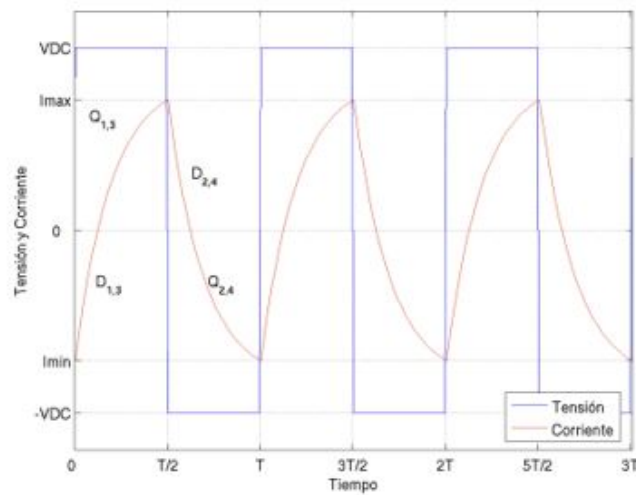


Figura 2.10 Tensión y corriente en la carga para un inversor de puente completo.

Aplicaciones generales:

- El mayor campo de aplicación de los inversores monofásicos son las UPS (uninterruptible power supply) a frecuencia y tensión fija.
- La aplicación de inversores monofásicos para variadores de velocidad no es común, pues los motores monofásicos necesitan un condensador de arranque, complicando el control para el inversor.

- Los sistemas a frecuencia y tensión variables se emplean en equipos resonantes para pruebas dieléctricas en transformadores, reactores y condensadores de media y alta tensión, así como en hornos de inducción [12].

2.4.2 Inversores trifásicos

Los inversores trifásicos se utilizan en aplicaciones de mayor potencia, pudiendo estar formados por tres inversores monofásicos independientes conectados a la misma fuente de voltaje. Uno de los puntos importantes dentro de esta topología es que debe existir un desfase de $2\pi/3$ entre las fases, esto para conseguir una tensión equilibrada a la salida, así mismo los voltajes deben cumplir con una secuencia (a, b, c) o (a, c, b).

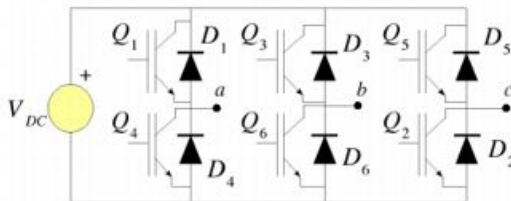


Figura 2.11 Inversor trifásico.

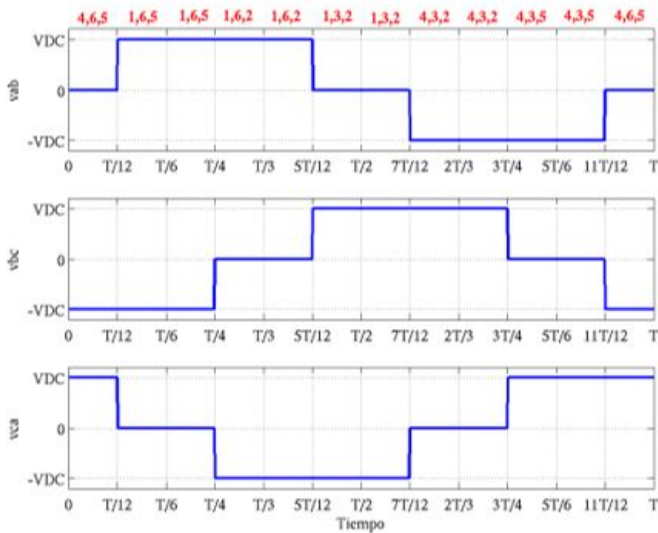


Figura 2.12 Sistema de voltajes trifásicos.

Un inversor trifásico tiene dos modos de funcionamiento distintos, estos dependen del intervalo de conducción de cada interruptor.

- **180° grados de conducción:** Cada interruptor conduce 180°, de forma que siempre existirán tres transistores conduciendo simultáneamente. Las terminales a, b, c, estarán conectados al borne positivo de la batería de entrada o al terminal negativo de la misma. De la secuencia de disparo (123, 234, 345, 456, 561, ...) se obtendrán 6 intervalos de funcionamiento distintos, agrupados en 3 modos.
- **120° grados de conducción:** Cada interruptor conduce 120°, de forma que siempre existirán dos transistores conduciendo simultáneamente. De la secuencia de disparo (12, 23, 34, 45, 56, 61, ...) se obtendrán 3 intervalos de funcionamiento distintos, en un semiciclo de la tensión de salida [11].

Aplicaciones generales:

- El campo de aplicación es más amplio en inversores trifásicos que en inversores monofásicos.
- Los inversores trifásicos se emplean en aplicaciones de baja, media y alta potencia, con tensiones de salida de baja y media tensión.
- La característica trifásica los hace adecuados para aplicaciones de control de velocidad en motores de inducción de corriente alterna.
- En aplicaciones de baja tensión, la salida de potencia puede ser tomada directamente del puente inversor. En aplicaciones de media tensión, es necesario emplear un transformador elevador cuya función es escalar la tensión a los niveles adecuados.
- Las aplicaciones en UPS (uninterruptible power supply) corresponden a inversores de frecuencia y tensión fija.
- Los inversores en variadores de velocidad son sistemas a frecuencia y tensión variable.

- En sistemas convertidores de tensión bifásica a tensión trifásica se emplean inversores a frecuencia y tensión fija [12].

2.5 Inversores multinivel

La tecnología de inversores multinivel ha surgido recientemente como una alternativa muy importante en el área de media y alta tensión de control de energía. Así mismo los inversores multinivel se han utilizado para la interconexión de paneles fotovoltaicos a la red.

Es importante saber que los inversores multinivel, pueden ser monofásicos o trifásicos, esto dependiendo del uso que les sea dado. Comparten la misma topología simplemente variando en la cantidad de brazos del inversor.

Los inversores multinivel cuentan con un arreglo de semiconductores, lo que permite obtener una onda casi sinusoidal, la cual se forma a partir de varios niveles de voltaje de CD. Así mismo entre más número de niveles de voltaje de CD se tengan la onda a la salida del inversor multinivel tendrá una menor distorsión armónica total (THD). La THD puede tender a cero a medida que aumente el número de niveles en la onda. Mientras más niveles de voltaje de CD se tengan, aumenta el voltaje de la onda.

Las conmutaciones de los semiconductores permiten la suma o resta de las distintas fuentes de voltaje de CD, generando una onda de voltaje de amplitud variable. Así también, los semiconductores trabajan con voltajes más reducidos [14].

Dentro de los inversores multinivel existen tres diferentes topologías, las cuales depende de tipo de acoplamiento que exista entre los diferentes niveles:

- Inversor multinivel de diodo anclado (NPC).
- Inversor multinivel de capacitor flotante (FC).

- Inversor multinivel en cascada con puentes H (CHB).

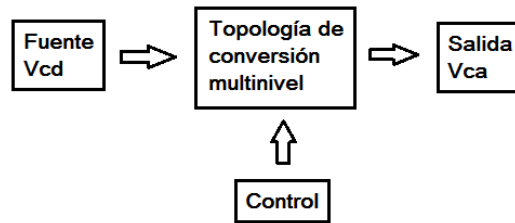


Figura 2.13 Elementos para un inversor multinivel.

La figura 2.14 muestra un diagrama esquemático de una fase de un inversor con diferente número de niveles, en los cuales, la acción de los dispositivos semiconductores de potencia es representada por un interruptor ideal con distintas posiciones.

Un inversor de dos niveles genera un voltaje de salida con dos valores (niveles), V_c y *zero*, con respecto al terminal negativo de la fuente (ver figura 2.14 (a)), mientras que el inversor de tres niveles genera tres voltajes distintos a la salida, $2V_c$, V_c y *zero*, y así sucesivamente [7].

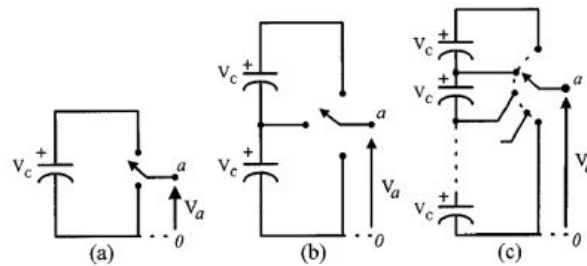


Figura 2.14 Representación de una fase de un inversor con (a) dos niveles, (b) tres niveles y (c) n niveles.

Dentro de las ventajas que presentan los inversores multinivel son [7]:

- El contenido de armónicas disminuye a medida que la cantidad de niveles aumentan, y se reducen las necesidades de filtrado.
- Presentan un bajo nivel de dv/dt para los componentes.
- Las corrientes de entrada son de muy baja distorsión armónica.

- Pueden operar con baja frecuencia de conmutación reduciendo las pérdidas por conmutación y mejorando la eficiencia total del convertidor.

2.6 Topologías de los inversores multinivel

Como ya se mencionó dentro de los inversores multinivel existen tres diferentes topologías reportadas en la literatura, las cuales se describen a continuación.

2.6.1 Inversor Diodo Anclado

A este inversor también se le conoce con el nombre de Neutral-Point Clamped converter (NPC), y es el inversor más ampliamente estudiado y el más aceptado en la industria para aplicaciones de media tensión.

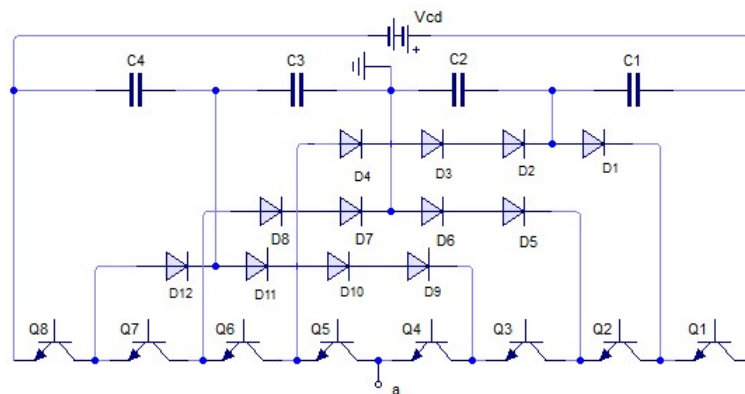


Figura 2.15 Topología diodo anclado de cinco niveles.

Esta topología consiste en una cadena de semiconductores en serie, los cuales se encuentran en paralelo con una cadena de capacitores, los cuales también se encuentran en serie. Los capacitores se encargan de dividir el voltaje proveniente de la fuente de CD. Estas dos cadenas son unidas mediante diodos, los cuales conectan los diferentes semiconductores que forman parte del inversor. Los diodos se usan para dirigir el voltaje de CD y lograr escalones en el voltaje de salida, así que el concepto principal de este convertidor es usar diodos para limitar

el estrés de voltaje de los semiconductores [14].

El voltaje en cada capacitor y cada conmutador es V_{cd} . Un inversor de n niveles necesita $(n - 1)$ fuentes de voltaje, $(2n - 1)$ dispositivos conmutadores y $(n - 1)(n - 2)$ diodos.

2.6.2 Inversor Capacitor Flotante

Este inversor tiene una estructura similar a la del inversor de diodo anclado, a excepción de que en esta topología se utilizan capacitores en vez de diodos.

El funcionamiento de esta topología es parecido al de diodo anclado, anteriormente descrito, los capacitores en serie actúan como fuentes de CD, dividiendo el voltaje CD en partes iguales. Sin embargo, esta topología permite mayor flexibilidad en la formación de la onda sinusoidal y en el balance de voltaje en los capacitores en paralelo a V_{dc} [14].

La figura 2.16 muestra una fase de un inversor capacitor flotante de n -niveles, un inversor de n -niveles requerirá un total de $(n - 1)((n - 2)/2)$ capacitores anclados por fase además de $(n - 1)$ capacitores del bus de cd, así mismo requiere de $2(n - 1)$ switches. La síntesis de voltaje en un convertidor capacitor flotante de cinco niveles es más flexible que para un convertidor de diodo anclado.

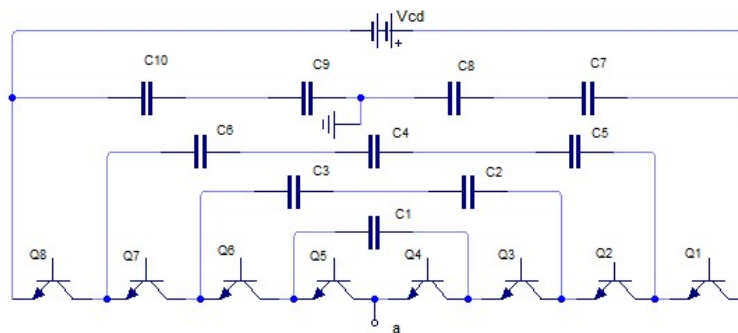


Figura 2.16 Topología capacitor flotante de cinco niveles.

2.6.3 Inversor Multinivel en Cascada de Puente H

Un inversor multinivel en cascada consiste en conectar puentes H en serie para obtener una onda senoidal a la salida del mismo, la cual se forma a partir de sintetizar un determinado voltaje a partir de varias fuentes independientes de CD, que pueden ser baterías, celdas de combustible o paneles fotovoltaicos [6].

Dependiendo del arreglo de sus fuentes estos pueden ser:

- Inversor con fuentes simétricas: En el que todas las fuentes de CD tienen el mismo valor de voltaje, por lo que el voltaje a la salida del inversor es la suma del voltaje presente en cada puente H.
- Inversor con fuentes asimétricas: En el que por lo menos una de sus fuentes de voltaje de CD es diferente de las demás, lo que a su vez permite hacer escalamientos entre cada una de las fuentes y así poder obtener un mayor número de niveles de voltaje de CD a la salida del inversor. La principal ventaja de este tipo de inversores es que necesitan un menor número de semiconductores que un inversor con fuentes simétricas para generar el mismo número de niveles, como resultado, la implementación de este tipo de inversores necesita una menor inversión y menor espacio [15].

Así entonces para un inversor con fuentes simétricas, el número de niveles de voltaje de salida son $(2n + 1)$, donde n es el número de fuentes que corresponde a cada puente H, por lo que se obtienen los niveles $2V_{cd}$, V_{cd} , 0 , $-V_{cd}$ y $-2V_{cd}$, ver figura 2.17. Para esta configuración, pueden ser varias las combinaciones de encendido y apagado de los transistores para los diferentes niveles de tensión de salida.

Para las mismas dos fuentes de los puentes H en cascada, se puede diseñar un inversor con fuentes de CD asimétricas, escalando las fuentes una a la mitad de la otra, para obtener siete niveles de tensión a la salida, figura 2.18. Las secuencias de conmutación para los diferentes niveles de tensión se muestran en la tabla 2.2.

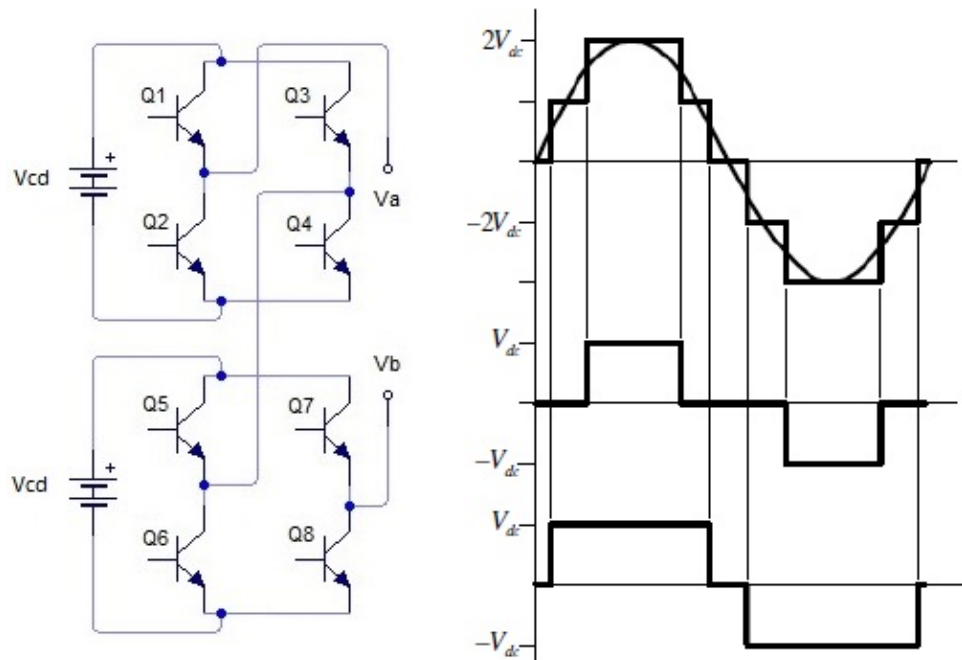


Figura 2.17 Topología de un inversor en cascada con fuentes simétricas de 5 niveles.

Tabla 2.1 Secuencias de conmutación para 5 niveles.

Vout	Q1	Q2	Q3	Q4	Q5	Q6	Q7	Q8
0 Vcd	0	1	0	1	0	1	0	1
V cd	1	0	0	1	0	1	0	1
2 Vcd	1	0	0	1	1	0	0	1
-V cd	0	1	1	0	0	1	0	1
-2 Vcd	0	1	1	0	0	1	1	0

Partiendo de los análisis anteriores, es posible obtener hasta nueve niveles de tensión a la salida con la misma configuración de dos fuentes en cascada utilizando fuentes asimétricas escaladas.

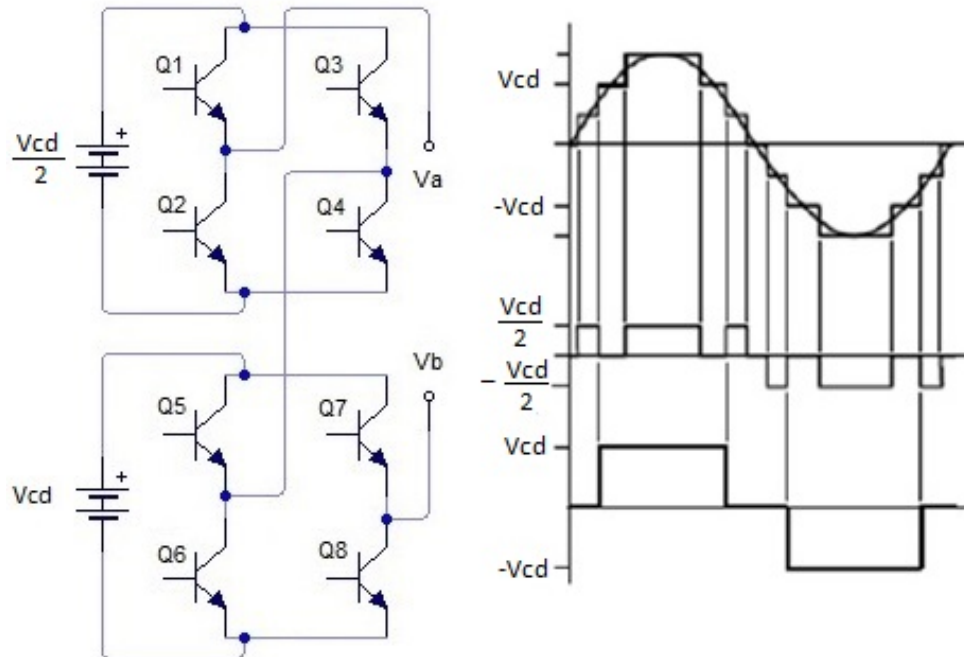


Figura 2.18 Topología de un inversor en cascada con fuentes asimétricas de 7 niveles.

Tabla 2.2 Secuencia de conmutación para 7 niveles.

Vout	Q1	Q2	Q3	Q4	Q5	Q6	Q7	Q8
0 Vcd	0	1	0	1	0	1	0	1
1 Vcd	0	1	0	1	1	0	0	1
2 Vcd	1	0	0	1	0	1	1	0
3 Vcd	1	0	0	1	1	0	0	1
-1 Vcd	0	1	0	1	0	1	1	0
-2 Vcd	0	1	1	0	1	0	0	1
-3 Vcd	0	1	1	0	0	1	1	0

Ventajas del inversor en cascada:

- En comparación con las otras topologías, esta requiere de menos componentes para obtener el mismo número de niveles.
- Se pueden implementar diferentes formas de conmutación suave, lo que permite reducir las pérdidas por conmutación y los esfuerzos en los dispositivos.
- Pueden utilizarse en aplicaciones de media y alta tensión.

Desventajas del inversor en cascada

- Las fuentes de CD son independientes, por lo que el número de puentes H que se tengan, es el mismo número de fuentes que se necesitaran y las tierras no pueden ser comunes.

Tabla 2.3 Comparación de topologías multinivel en relación al número de componentes por fase

Tipo de convertidor	Diodo anclado	Capacitor flotante	Cascada
Conmutadores	$2(n-1)$	$2(n-1)$	$2(n-1)$
Diodos de anclaje	$2(n-2)$	0	0
Capacitores flotantes	0	$(n-1)(n-2)/2$	0
Capacitores del bus CD	$(n-1)$	$(n-1)$	$(n-1)/2$
Tensión de bloqueo de conmutadores	$V_{cd}/(n-1)$	$V_{cd}/(n-1)$	V_{cd} (por celda)

2.7 Protecciones

2.7.1 Redes Snubber

Los transistores son los elementos más importantes en convertidores de potencia. Su funcionamiento determinará directamente la fiabilidad y la eficiencia del convertidor. Para mejorar el rendimiento del circuito de conmutación de los convertidores de potencia, las redes snubbers se colocan a lo largo de los transistores para suprimir los picos de voltaje, de lo contrario si no se suprimen las sobretensiones transitorias pueden exceder los límites de los dispositivos y producir degradación o destrucción [17], así mismo permite amortiguar la oscilación transitoria provocada por la inductancia del circuito cuando se abre un interruptor. El diseño adecuado de las redes snubber puede ofrecer mayor fiabilidad, mayor eficiencia y menor interferencia electromagnética [16] [28].

Existen redes snubber disipativas y no disipativas, las redes disipativas transfieren la energía a una resistencia, lo que reduce la eficiencia energética pero logra disminuir el estrés en los componentes, las redes no disipativas transfieren la energía hacia la entrada o salida del circuito y no proporciona amortiguamiento.

2.7.1.1 Red snubber RCD

Este tipo de redes snubber son un conjunto de componentes activos y pasivos, que se colocan en paralelo con el transistor de potencia para su protección contra las sobretensiones o cualquier forma de transitorio resultante por la conmutación de los transistores.

Las redes snubber de tensión RCD tienen un amplio campo de aplicación en la protección de interruptores, como es el caso de los transistores bipolares. Se distinguen dos utilidades en los circuitos RCD (resistencia, capacitor y diodo)[29]:

- Control de la pendiente de subida de la tensión en el interruptor durante el transitorio de apagado.
- Enclavamiento de la tensión en el interruptor.

Los diodos que se encuentran en paralelo con los IGBTs, los protegen contra altos picos de voltaje (manteniendo el flujo de corriente en la misma dirección), los capacitores aseguran un nivel mínimo de voltaje en el dispositivo hasta que la corriente sea cero, garantizando con esto reducir las pérdidas de potencia en la conmutación, y las resistencias limitan el pico de corriente de descarga a través del transistor a un valor seguro[29].

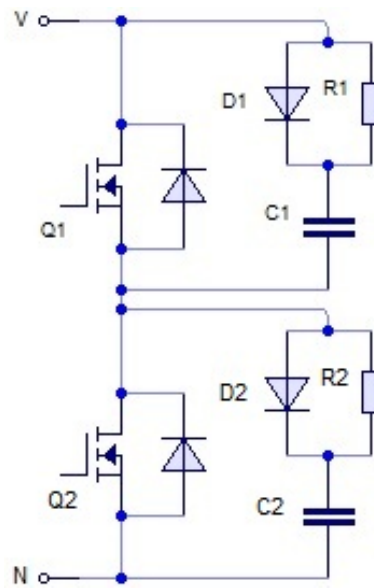


Figura 2.19 Red snubber RCD.

Para conocer el valor de los componentes de la red snubber, se emplean las siguientes fórmulas (2.1, 2.2 y 2.3):

1. Capacitor snubber.

$$C_s = \frac{I_L \cdot t_f}{2V_{CD}}. \quad (2.1)$$

2. Resistencia snubber.

- (a) Resistencia mínima.

$$R_s \geq \frac{V_D}{I_M - I_L}. \quad (2.2)$$

- (b) Resistencia máxima.

$$R_s < \frac{T_{ONmin}}{3C_s}. \quad (2.3)$$

donde:

- I_L Corriente de carga.
- t_f Tiempo de apagado.
- V_D Voltaje del puente H.
- V_{CD} Fracción de voltaje de V_D .
- I_M Corriente del transistor.
- T_{ONmin} Tiempo de operación del transistor.

2.7.2 Varistores

Varistor (también llamado MOV o varistor de óxido metálico), es un dispositivo no lineal dependiente de voltaje, está diseñado para proteger varios tipos de dispositivos electrónicos y elementos semiconductores, ya que proporciona una excelente supresión contra transitorios de voltaje.



Figura 2.20 Serie de varistores en forma de disco (diferentes diámetros)

Estos dispositivos tienen forma de disco (figura 2.20) con diámetros de 5, 7, 10, 14 y 20 mm. La opción de recubrimiento fenólico admite temperaturas de funcionamiento más altas de hasta $125^{\circ}C$, en comparación con la clasificación de revestimiento epoxi estándar de $85^{\circ}C$, pero por lo demás tiene especificaciones casi idénticas [32].

2.8 Estrategias de modulación y control para inversores multinivel

2.8.1 Clasificación de estrategias de modulación

Para poder hacer uso adecuado de un inversor multinivel, es necesario utilizar algún método de modulación, los cuales se han desarrollado y estudiado extensamente; estos métodos son utilizados para poder controlar el encendido y apagado de los semiconductores de potencia que se encuentran presentes en el interior del inversor, generando una secuencia de conmutación la cual permite obtener un nivel de voltaje deseado a la salida del inversor [18].

Los métodos de control y modulación usados en inversores multinivel, son generalmente extensiones de la modulación para inversor de dos niveles. Pueden ser clasificados de acuerdo a la frecuencia de conmutación [7], como se muestra en la figura 2.21.

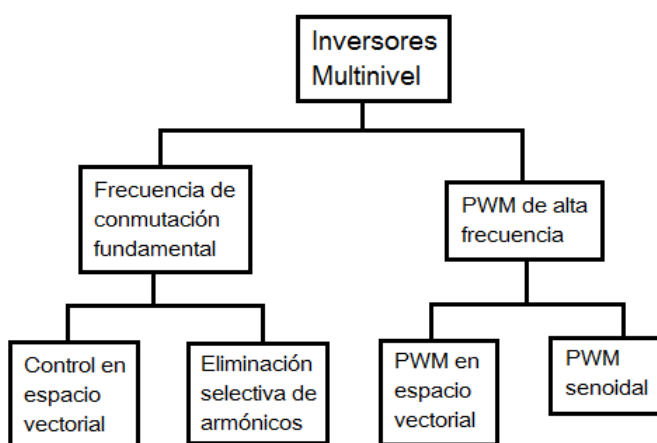


Figura 2.21 Clasificación de métodos de modulación multinivel.

2.8.2 Eliminación selectiva de armónicos (SHE)

La eliminación selectiva de armónicos (SHE) es una técnica de modulación multinivel que permite obtener una onda de voltaje sintetizada a la salida del inversor, al eliminar de manera óptima los armónicos seleccionados, típicamente de orden inferior que son los que más afectan

a la carga [19], así mismo esta técnica ofrece bajas pérdidas por conmutación en los semiconductores.

Esta técnica utiliza el análisis de Fourier de una forma de onda durante un período, los instantes de transición (o ángulos de conmutación α_i) se obtienen para eliminar los armónicos que más se crean convenientes [20]. Dando como resultado, una forma de onda de alta calidad con bajas pérdidas de conmutación, lo que se traduce en un menor contenido de THD.

Para poder encontrar los ángulos de conmutación, solo se necesita analizar un cuarto de onda, esto se debe a la simetría que existe en la onda, por lo que al encontrar el valor de los ángulos de conmutación del primer cuarto de onda, los demás ángulos se encuentran sumando o restando tiempo a los ángulos previamente calculados [21].

La figura 2.22 muestra una forma de onda escalonada generalizada, sintetizada para un inversor de $(2m + 1)$ niveles, donde m es el número de ángulos de conmutación. Analizando la señal por series de Fourier de acuerdo a [22], [23], [24], se tiene que:

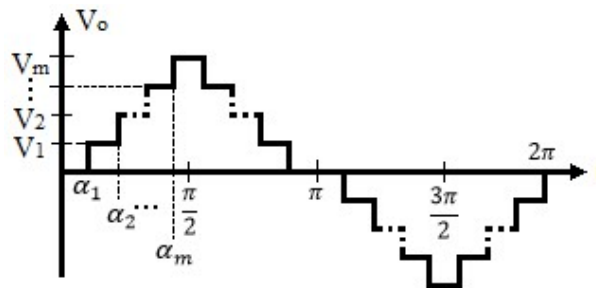


Figura 2.22 Forma de onda escalonada generalizada.

El voltaje a la salida del inversor puede expresarse como:

$$v_o(\omega t) = \frac{a_0}{2} + \sum_{k=1,2,\dots}^{\infty} (b_k \cos(\kappa\omega t) + b_k \text{sen}(\kappa\omega t)), \quad (2.4)$$

donde:

$$a_0 = \frac{1}{\pi} \int_0^{2\pi} v_o(\omega t) d(\omega t) \quad (2.5)$$

$$a_k = \frac{1}{\pi} \int_0^{2\pi} v_o(\omega t) \cos(\kappa\omega t) d(\omega t) \quad (2.6)$$

$$b_k = \frac{1}{\pi} \int_0^{2\pi} v_o(\omega t) \text{sen}(\kappa\omega t) d(\omega t) \quad (2.7)$$

Por lo tanto, al resolver las integrales anteriores se obtiene que para $\alpha_0 = 0$ y $\alpha_k = 0$

$$b_k = \frac{2V_{cd}}{k\pi} (\cos(k\alpha))(1 - (-1)^k) \quad (2.8)$$

Así entonces la forma de onda del voltaje de salida, se define como:

$$v_o(\omega t) = \sum_{k=1,3,5,\dots}^{\infty} \frac{4V_{cd}}{k\pi} [\cos(\kappa\alpha_1) + \cos(\kappa\alpha_2) + \dots + \cos(\kappa\alpha_m)] \text{sen}(\kappa\omega t) \quad (2.9)$$

La expresión para el voltaje fundamental en términos de ángulos de conmutación está dada por:

$$\frac{4V_{cd}}{\pi} [\cos(\alpha_1) + \cos(\alpha_2) + \dots + \cos(\alpha_m)] = V_1 \quad (2.10)$$

De acuerdo a la figura 2.22, entre α_1 y α_m se debe satisfacer que $\alpha_1 < \alpha_2 < \dots < \alpha_m < \pi/2$, es muy importante que se cumpla que todos los ángulos sean menores a $\pi/2$, para la correcta eliminación de armónicos.

Al aplicar el análisis de la serie de Fourier, la amplitud de cualquier n^{mo} armónico impar de la forma de onda escalonada se puede expresar como 2.11, mientras que las amplitudes de todos los armónicos pares son cero.

$$h_n = \frac{4V_{cd}}{n\pi} \sum_{j=1}^m [v_j \cos(n\alpha_j)] \quad (2.11)$$

Donde v_j es el j^{mo} nivel de voltaje de corriente directa, n es el orden del armónico impar, m el número de ángulos de conmutación y α_j es el j^{mo} ángulo de conmutación.

De modo que para encontrar los ángulos de conmutación es necesario resolver un sistema de ecuaciones que está dado de la siguiente forma:

$$\begin{aligned}
 \cos(\alpha_1) + \cos(\alpha_2) + \dots + \cos(\alpha_m) &= Mf \\
 \cos(3\alpha_1) + \cos(3\alpha_2) + \dots + \cos(3\alpha_m) &= 0 \\
 \vdots & \\
 \cos(2m-1)\alpha_1 + \cos(2m-1)\alpha_2 + \dots + \cos(2m-1)\alpha_m &= 0
 \end{aligned}
 \tag{2.12}$$

Donde f es el número de fuentes y M es el índice de modulación.

Una vez que se tiene este sistema de ecuaciones es necesario elegir los armónicos de baja frecuencia más significativos y los ángulos que corresponden a cada uno de estos, las componentes armónicas de alta frecuencia pueden ser eliminadas usando filtros adicionales.

Para resolver el sistema de ecuaciones y eliminar los armónicos deseados se utiliza el método de Newton-Raphson [4]. Este método se basa en una aproximación inicial y generalmente converge en un cero de un sistema dado de ecuaciones no lineales [25].

2.8.3 Fuente reguladora de voltaje con diodo zener

Las fuentes zener son fuentes de voltaje constante que se regulan con la ayuda de un diodo zener. Este tipo de fuentes trabajan en un rango limitado en corriente (el valor depende del diseño).

Potencia disipada por el diodo zener:

$$P_Z = V_Z \bullet I_Z \tag{2.13}$$

Corriente máxima que puede circular por el diodo zener:

Agregar imagen del
esquemático de la
fuente zener

Figura 2.23 Esquemático fuente de alimentación con diodo zener.

$$I_Z = \frac{P_Z}{V_Z} \quad (2.14)$$

donde:

- I_Z Corriente que pasa por el diodo zener.
- P_Z Potencia del diodo zener.
- V_Z Voltaje del diodo zener.

2.9 Requerimientos para la interconexión al Sistema Eléctrico Nacional (SEN)

Los sistemas fotovoltaicos están regidos y deben satisfacer la norma eléctrica nacional NOM-001-SEDE-2012 para asegurar instalaciones confiables para reducir el riesgo de accidentes y daños a la propiedad. Así mismo las instalaciones de sistemas fotovoltaicos interconectados a la Red deben satisfacer la especificación CFE G0100-04: "Interconexión a la red eléctrica de baja tensión de sistemas fotovoltaicos con capacidad hasta 30 kW".

Para poder realizar una interconexión a la red eléctrica, la Comisión Reguladora de Energía expide las reglas generales de interconexión al Sistema Eléctrico Nacional para generadores o permisionarios con fuentes de energías renovables o cogeneración eficiente [26].

Así mismo el Plan Nacional de Desarrollo 2013 - 2018 (PND), publicado en el Diario Oficial de la Federación (DOF) el 20 de mayo de 2013, determina la ejecución de líneas de

acción enfocadas en asegurar el abastecimiento racional de energía eléctrica, promover su uso de manera eficiente, y el aprovechamiento de fuentes renovables, mediante la adopción de nuevas tecnologías y la implementación de mejores prácticas [27].

2.9.1 Requerimientos para interconexión a baja tensión

Las plantas generadoras de energía solar, pueden estar construidas por una o varias unidades de paneles fotovoltaicos, de igual modo en el caso de las granjas eólicas estas pueden estar formadas por uno o varios generadores eólicos.

Para realizar una interconexión es necesario respetar los parámetros de tensión, capacidad de generación para pequeña escala, frecuencia, equipo de medición y protección [27].

2.9.1.1 Tensión

La tensión debe ser menor o igual a 1 kV.

En estado permanente las Fuentes de Energía deberán operar y mantenerse conectadas ante fluctuaciones que no excedan de un rango de +5% a -10% de la tensión nominal en el Punto de Interconexión conforme a la norma NMX-J-098 ANCE 1999.

2.9.1.2 Capacidad de generación en Pequeña Escala

Conforme al ANEXO UNO de la Resolución RES/054/2010 de la CRE, DOF 8/04/2010, la capacidad máxima a instalar para:

- Servicio de uso residencial hasta 10 kW.
- Servicio de uso general en baja tensión hasta 30 kW.

2.9.1.3 Frecuencia

Si la frecuencia se encuentra dentro de los rangos establecidos en la tabla 2.4, la protección en el punto de interconexión debe operar con los tiempos totales indicados en la misma. Los dispositivos de frecuencia pueden ser fijos o ajustables en campo para sistemas menores

o iguales a 30kW de capacidad, y ajustable en campo para sistemas mayores a 30kW de capacidad total. En la tabla 2.4 se muestra el tiempo de respuesta del sistema ante posibles fluctuaciones de frecuencias.

Tabla 2.4 Tiempo de respuesta del sistema ante fluctuaciones de frecuencias.

Rango de frecuencia (Hz)	Tiempo de operación (s)
> 60.5	0.16
< 59.3	0.16

2.9.1.4 Equipo de medición y protección

El equipo de medición y protección aplica conforme a la figura 2.24.

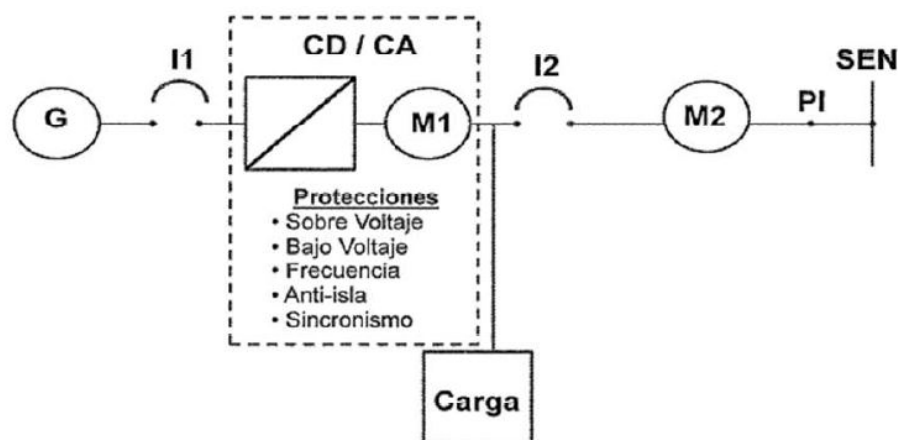


Figura 2.24 Esquema para la interconexión de generación en pequeña escala.

El medidor de la generación total M1 puede estar integrado al equipo, de lo contrario este debe instalarse a la salida del inversor y antes de la carga, el medidor M1 es requerido para fines estadísticos.

El medidor M2 es el medidor de facturación y debe ser un medidor electrónico de clase 15 de 100 amperes o clase 30 de 200 amperes, dependiendo de la carga y tipo de medición; 1, 2 o 3 fases y rango de 120 a 480V, base tipo "S", formas 1S, 2S, 12S o 16S. La clase de exactitud

es de 0.5% de acuerdo a la especificación CFE GWH00-78 con medición de kWh bidireccional.

Los dispositivos de protección y desconexión deben ser acorde a las características del generador, a las características de la carga y del nivel de corriente de cortocircuito en el punto de interconexión. Ante condiciones de operación anormales, las fuentes de energía deben desconectarse automáticamente mediante las protecciones indicadas anteriormente, para prevenir daños y garantizar la seguridad de los usuarios.

2.9.2 Calidad de la energía

Valores máximos permitidos en la operación:

- Componente armónico individual máximo de tensión: 6%
- Distorsión armónica total de tensión: 8%
- Desbalance máximo permitido en la tensión: 3%
- Desbalance máximo permitido en la corriente: 5%

En los indicadores anteriores se considera hasta la 50va armónica, la THD es medida en forma continua y las armónicas individuales sólo cuando se exceda la THD.

El nivel de distorsión de armónica se medirá en el punto de interconexión [27].

2.10 Radiación solar en México

Las mediciones de la radiación solar en un territorio son utilizadas para conocer el potencial de energía solar presente en determinada región. La ubicación en la que se encuentra México (15° y 35° de latitud), es considerada una de las regiones con mayor incidencia de radiación solar en el mundo, ya que en promedio recibe 5.5 kWh/m² diariamente, siendo la zona norte de México la que presenta una mayor radiación solar a diferencia del sur del país.

Para expresar la cantidad de energía recibida se usa la unidad kilowatt hora por metro cuadrado por día (kWh/m^2 -día), que es la cantidad de energía (medida en kilowatts) que llega a un área de un metro cuadrado en un día [33]



Figura 2.25 Mapa de la radiación solar promedio anual en México.

2.11 Producción energía solar en México

Actualmente México está invirtiendo en el uso de energías renovables, con el objetivo de lograr un sector eléctrico totalmente diversificado, limpio y económicamente viable, logrando que México se coloque a la vanguardia a nivel mundial.

De acuerdo con el sistema de información energética (SIE) y la secretaria de energía (SENER), la producción de energía solar en México ha ido aumentando, como se muestra en siguiente la tabla 2.5.

La energía solar fotovoltaica es la fuente con mayor crecimiento a nivel mundial y en México ha tenido una creciente participación. En la última década la capacidad instalada con tecnología solar creció anualmente en promedio 36.3%, pasando de 17.6 MW en 2006 a 388.6 MW en 2016. Asimismo, la generación de energía eléctrica con energía solar creció a un ritmo

Tabla 2.5 Producción de energía solar en México 2014-2018

Descripción	2014	2015	2016	2017	2018
Energía solar (petaJoules)	8.735	10.153	11.186	N/D	N/D

de 27.1% [32], como se muestra en la figura 2.26.

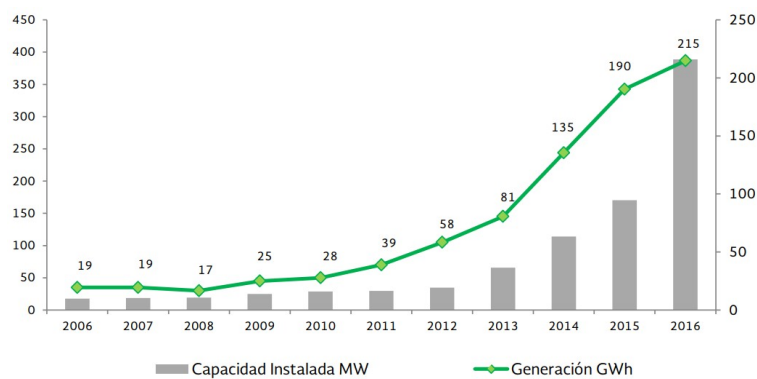


Figura 2.26 Evolución de la capacidad y generación de energía solar fotovoltaica 2006-2016.

Para finales del 2016, se encontraban registradas 17 centrales solares en 8 estados de la República Mexicana.

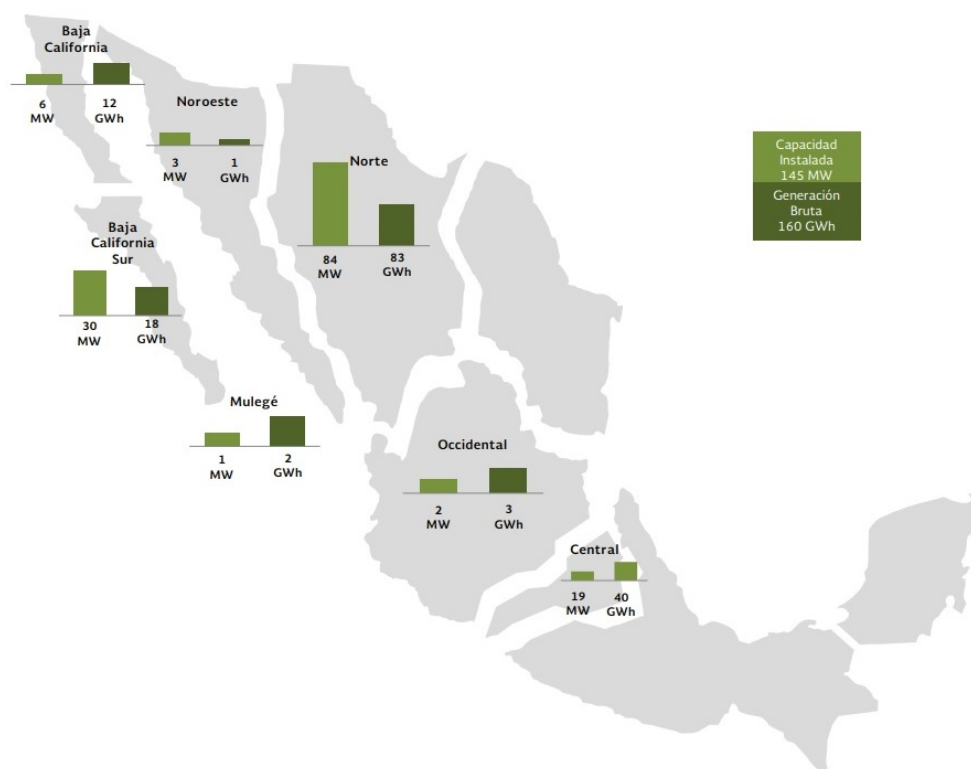


Figura 2.27 Capacidad y generación de centrales solares por región de control 2016.

CUADRO A. 4. CENTRALES DE GENERACIÓN SOLAR 2016
(MW, GWh)

No.	Nombre	Entidad Federativa	Región de Control	Esquema ^{1/}	Capacidad Total (MW)	Generación Bruta ^{2/} (GWh)
1	Autoabastecimiento Renovable	AGS	03-Occidental	AUT	1	3
2	Coppel	SON	04-Noroeste	AUT	1	1
3	Generadora Solar Apaseo	GTO	03-Occidental	AUT	1	0
4	Iusasol 1	MEX	01-Central	AUT	18	39
5	Iusasol Base	MEX	01-Central	AUT	1	1
6	Oomapas Nogales	SON	04-Noroeste	AUT	1	0
7	Plamex	BC	08-Baja California	AUT	1	2
8	Los Santos Solar I	CHIH	05-Norte	AUT	20	-
9	Productora Yoreme	SON	04-Noroeste	GEN	1	0
10	Cerro Prieto	BC	08-Baja California	GEN-CFE	5	10
11	Sta. Rosalía (Tres Virgenes)	BCS	10-Mulegé	GEN-CFE	1	2
12	Servicios Comerciales de Energía	BCS	09-Baja California Sur	P.P.	30	18
13	Tai Durango Cinco	DGO	05-Norte	P.P.	30	39
14	Tai Durango Cuatro	DGO	05-Norte	P.P.	6	8
15	Tai Durango Dos	DGO	05-Norte	P.P.	6	8
16	Tai Durango Tres	DGO	05-Norte	P.P.	6	5
17	Tai Durango Uno	DGO	05-Norte	P.P.	16	24
Total^{3/}					145	160

1/ AUT: Autoabastecimiento; GEN: Generación; GEN-CFE: Comisión Federal de Electricidad Generación; P.P: Pequeña Producción. 2/ Incluye la generación reportada por centrales eléctricas en fase de pruebas. 3/ Los totales pueden no coincidir por redondeo. Información preliminar al cierre de 2016.
Fuente: Elaborado por la SENER con información de la CFE, la CRE y el CENACE.

TABLA 4. PERMISOS DE GENERACIÓN E IMPORTACIÓN DE ENERGÍA ELÉCTRICA (2016)

No	Central	Entidad federativa	Esquema	Capacidad autorizada (MW)	Energía autorizada (GWh)	Entrada en operación
1	Autoabastecimiento renovable, S.A. de C.V.	Aguascalientes	Autoabasto	0.8	1.8	2011
2	Coppel, S.A. de C.V.	Sinaloa	Autoabasto	1.0	2.3	2014
3	Generadora Solar Apaseo, S.A.P.I. de C.V.	Guanajuato	Autoabasto	1.0	2.1	2013
4	Plamex, S.A. de C.V.	Baja California	Autoabasto	1.0	1.9	2014
5	Iusasol Base, S.A. de C.V.	Estado de México	Autoabasto	0.9	1.9	2015
6	Iusasol 1, S.A. de C.V.	Estado de México	Autoabasto	18.3	37.2	2016
7	Santa Rosalía (CFE)	Baja California Sur	Generación	1.0	2.0	2012
8	Cerro Prieto (CFE)	Baja California	Generación	5.0	11.0	2012
9	Servicios Comerciales de Energía, S.A. de C.V. (Aura Solar)	Baja California Sur	PP	30.0	86.0	2013
10	Tai Durango Uno, S.A.P.I. de C.V.	Durango	PP	15.6	32.4	2016
11	Tai Durango Dos, S.A.P.I. de C.V.	Durango	PP	6.3	12.1	2016
12	Tai Durango Tres, S.A.P.I. de C.V.	Durango	PP	3.5	6.8	2016
13	Tai Durango Cuatro, S.A.P.I. de C.V.	Durango	PP	6.3	12.1	2016
14	Tai Durango Cinco, S.A.P.I. de C.V.	Durango	PP	30.0	57.9	2016
Total				120.7	267.5	

Fuente: Comisión Reguladora de Energía

Capítulo 3

Diseño y Simulación del Inversor Multinivel

3.1 Diseño del inversor multinivel

3.1.1 Análisis y diseño del inversor

La topología del inversor multinivel desarrollada es la que se muestra en la figura 3.1.

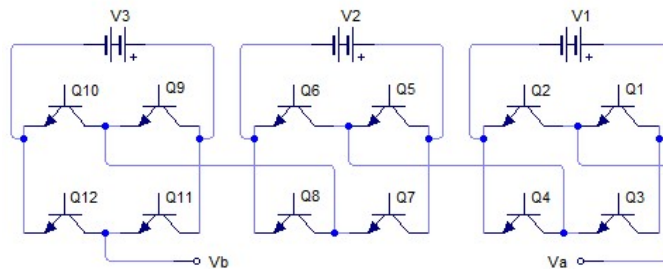


Figura 3.1 Inversor en cascada con puentes H y fuentes asimétricas de 11 niveles.

Esta topología de inversor multinivel en cascada con puentes H, se describe como tres puentes H conectados en cascada con fuentes de alimentación asimétricas escalonadas de corriente directa ($V1 = V_{cd}$, $V2 = 3V_{cd}$ y $V3 = 6V_{cd}$). A la salida del inversor se obtiene una onda de voltaje escalonada, muy semejante a una onda sinusoidal de once niveles de voltaje, para obtener los once niveles de voltaje es necesario realizar un análisis de las secuencias de conmutación en cada transistor de potencia, la secuencia de conmutación tiene una duración de un período de la onda de voltaje de salida, que en tiempo equivale a 16.66 ms (para garantizar

una frecuencia de 60 Hz).

Los transistores de potencia tienen dos estados:

- Encendido = 1
- Apagado = 0

La secuencia de conmutación de los transistores se presenta en la tabla 3.1, la cual tiene una duración de un periodo.

Tabla 3.1 Secuencia de conmutación para 11 niveles.

V	Q1	Q2	Q3	Q4	Q5	Q6	Q7	Q8	Q9	Q10	Q11	Q12
0	0	1	0	1	1	0	1	0	1	0	1	0
36	0	1	1	0	1	0	0	1	1	0	1	0
72	1	0	0	1	1	0	0	1	1	0	1	0
108	1	0	1	0	1	0	1	0	1	0	0	1
162	0	1	1	0	1	0	0	1	1	0	0	1
180	1	0	0	1	1	0	0	1	1	0	0	1
162	0	1	1	0	1	0	0	1	1	0	0	1
108	1	0	1	0	1	0	1	0	1	0	0	1
72	1	0	0	1	1	0	0	1	1	0	1	0
36	0	1	1	0	1	0	0	1	1	0	1	0
0	0	1	0	1	1	0	1	0	1	0	1	0
-36	1	0	0	1	0	1	1	0	1	0	1	0
-72	0	1	1	0	0	1	1	0	1	0	1	0
-108	1	0	1	0	1	0	1	0	0	1	1	0
-162	1	0	0	1	0	1	1	0	0	1	1	0
-180	0	1	1	0	0	1	1	0	0	1	1	0
-162	1	0	0	1	0	1	1	0	0	1	1	0
-108	1	0	1	0	1	0	1	0	0	1	1	0
-72	0	1	1	0	0	1	1	0	1	0	1	0
-36	1	0	0	1	0	1	1	0	1	0	1	0
0	0	1	0	1	1	0	1	0	1	0	1	0

3.1.2 Análisis para la estrategia de modulación y control del inversor

De las estrategias de modulación y control que existen para inversores multinivel, se optó por implementar una de las técnicas de frecuencia de conmutación fundamental, en este caso Eliminación Selectiva de Armónicos (SHE), esta técnica utiliza el análisis de Fourier para conocer los ángulos de conmutación y los armónicos que corresponden a cada uno de esos ángulos, como consiguiente se seleccionan los armónicos que más se crean convenientes para ser eliminados. Dando como resultado, una forma de onda de alta calidad con bajas pérdidas de conmutación, lo que se traduce en un menor contenido de distorsión armónica total (THD).

La topología del inversor multinivel desarrollada, tiene once niveles, tres fuentes de voltaje de corriente directa (Vcd) y cinco ángulos de conmutación ($\alpha_1, \alpha_2, \alpha_3, \alpha_4$ y α_5). Un ángulo (α_1) se utiliza para controlar la magnitud del voltaje fundamental y los cuatro ángulos restantes ($\alpha_2, \alpha_3, \alpha_4$ y α_5) se utilizan para eliminar el 3^o, 5^o, 9^o y 11^o armónicos, es necesario eliminar los armónicos múltiplos de tres ya que al tratarse de un inversor monofásico, estos se encuentran presentes en este tipo de inversores.

El voltaje a la salida del inversor de 11 niveles, y cualquier onda periódica puede expresarse como:

$$v_o(\omega t) = \frac{a_0}{2} + \sum_{k=1,2,\dots}^{\infty} (b_k \cos(\kappa\omega t) + b_k \text{sen}(\kappa\omega t)) \quad (3.1)$$

donde:

$$a_0 = \frac{1}{\pi} \int_0^{2\pi} v_o(\omega t) d(\omega t) \quad (3.2)$$

$$a_k = \frac{1}{\pi} \int_0^{2\pi} v_o(\omega t) \cos(\kappa\omega t) d(\omega t) \quad (3.3)$$

$$b_k = \frac{1}{\pi} \int_0^{2\pi} v_o(\omega t) \text{sen}(\kappa\omega t) d(\omega t) \quad (3.4)$$

Por lo tanto, al resolver las integrales anteriores se obtiene que para $\alpha_0 = 0$ y $\alpha_k = 0$

$$b_k = \frac{2V_{cd}}{k\pi} (\cos(k\alpha))(1 - (-1^k)) \quad (3.5)$$

Así entonces la forma de onda del voltaje de salida, se define como:

$$v_o(\omega t) = \sum_{k=1,3,5,\dots}^{\infty} \frac{4V_{cd}}{k\pi} [\cos(\kappa\alpha_1) + \cos(\kappa\alpha_2) + \dots + \cos(\kappa\alpha_m)] \text{sen}(\kappa\omega t) \quad (3.6)$$

De modo que para encontrar los ángulos de conmutación es necesario resolver un sistema de ecuaciones no lineales que está dado de la siguiente forma:

$$\begin{aligned} \cos(\alpha_1) + \cos(\alpha_2) + \cos(\alpha_3) + \cos(\alpha_4) + \cos(\alpha_5) &= Mf \\ \cos(3\alpha_1) + \cos(3\alpha_2) + \cos(3\alpha_3) + \cos(3\alpha_4) + \cos(3\alpha_5) &= 0 \\ \cos(5\alpha_1) + \cos(5\alpha_2) + \cos(5\alpha_3) + \cos(5\alpha_4) + \cos(5\alpha_5) &= 0 \\ \cos(9\alpha_1) + \cos(9\alpha_2) + \cos(9\alpha_3) + \cos(9\alpha_4) + \cos(9\alpha_5) &= 0 \\ \cos(11\alpha_1) + \cos(11\alpha_2) + \cos(11\alpha_3) + \cos(11\alpha_4) + \cos(11\alpha_5) &= 0 \end{aligned} \quad (3.7)$$

Donde $\alpha_1, \alpha_2, \alpha_3, \alpha_4$ y α_5 son los ángulos de conmutación, M es el índice de modulación y f es el número de fuentes.

El sistemas de ecuaciones se define de esta manera, como resultado de diversas pruebas realizadas, en las que el objetivo era encontrar diferentes ángulos de conmutación y los armónicos correspondientes a cada uno de los ángulos, con la finalidad de seleccionar los componentes armónicos más convenientes a eliminar. La prueba que arrojó un menor porcentaje de THD para una señal de once niveles pico-pico, fue la prueba donde se eliminan los armónicos 3°, 5°, 9° y 11°, ya que el porcentaje de THD obtenido es de 8.19%.

Tabla 3.2 Pruebas de THD.

Armónicos eliminados	3er, 5to, 7mo, 13vo	3ro, 5to, 9no, 13vo	3ro, 5to, 9no, 11vo	5to, 7mo, 9no, 13vo
THD	9.65%	10.32%	8.19%	16.60%

Para resolver el sistema de ecuaciones se utiliza el Software MathCad 14, el cual utiliza el método de Newton-Raphson para poder conocer los ángulos de conmutación que es donde cambia la magnitud de la onda, posteriormente se calculan los tiempos que corresponden a cada ángulo (Apéndice H). Es importante recordar que el análisis de estos ángulos corresponde al intervalo de $\alpha_1 < \alpha_2 < \dots < \alpha_m < \pi/2$, los demás ángulos se encuentran sumando o restando tiempo a los ángulos previamente calculados [21]. Un ciclo de la onda tiene una duración de 16.66 ms por período para garantizar una frecuencia de 60 Hz.

Tabla 3.3 Pruebas de THD.

	α_1	α_2	α_3	α_4	α_5
Grados	10.31°	16.32°	30.53°	42.34°	69.15°
Tiempo (ms)	0.477	0.754	1.412	1.959	3.201

3.1.3 Etapa del control digital de inversor

Para la etapa de control de inversor se utiliza un microcontrolador de la marca MicroChip modelo PIC16F877A.

Para lograr la sincronización del voltaje de salida del inversor con el voltaje de la red eléctrica, es necesario programar el PIC con las secuencias de conmutación (encendido y apagado) para cada uno de los doce transistores presentes en el inversor. Las secuencias de conmutación se programan dentro de una rutina; la rutina se encarga de dar inicio a las secuencias de conmutación al detectar el cruce por cero de la red eléctrica. Mientras no se detecte el cruce por cero de la señal de la red el inversor permanece apagado.

Se utiliza el software MikroC para crear el programa que se encarga de controlar la conmutación de los transistores de potencia y detectar el cruce por cero de la señal de la red eléctrica. Los tiempos que se utilizan para la conmutación son previamente calculados (Apéndice H).

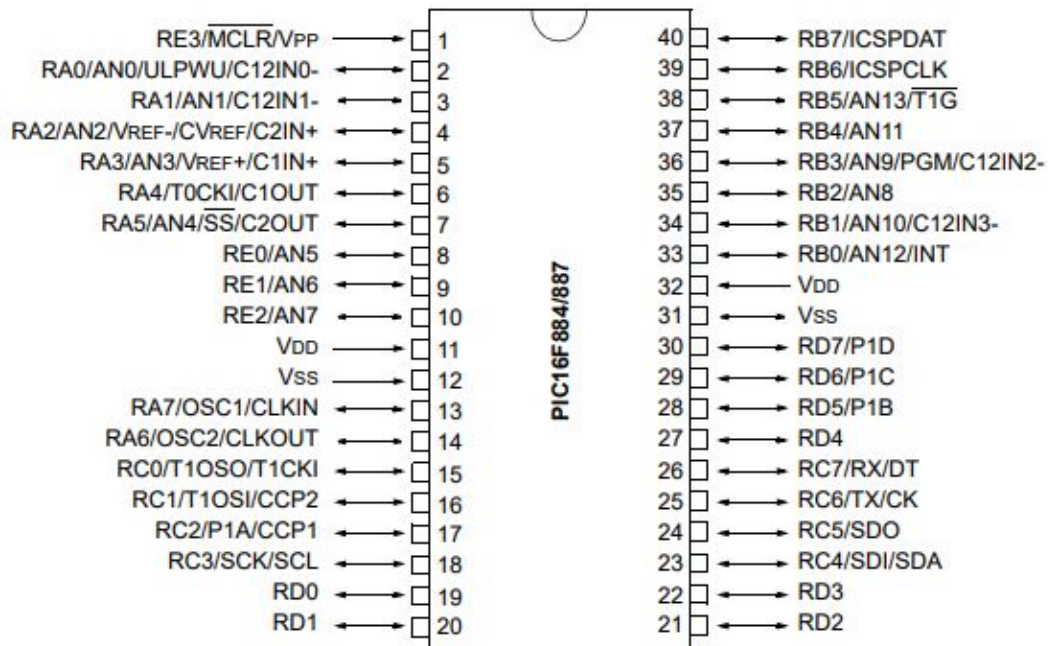


Figura 3.2 Diagrama PIC16F877A.

Los puertos utilizados para las salidas de las señales de conmutación son los puertos *RB0* a *RB7* y *RD7* a *RD4*, ver figura 3.2.

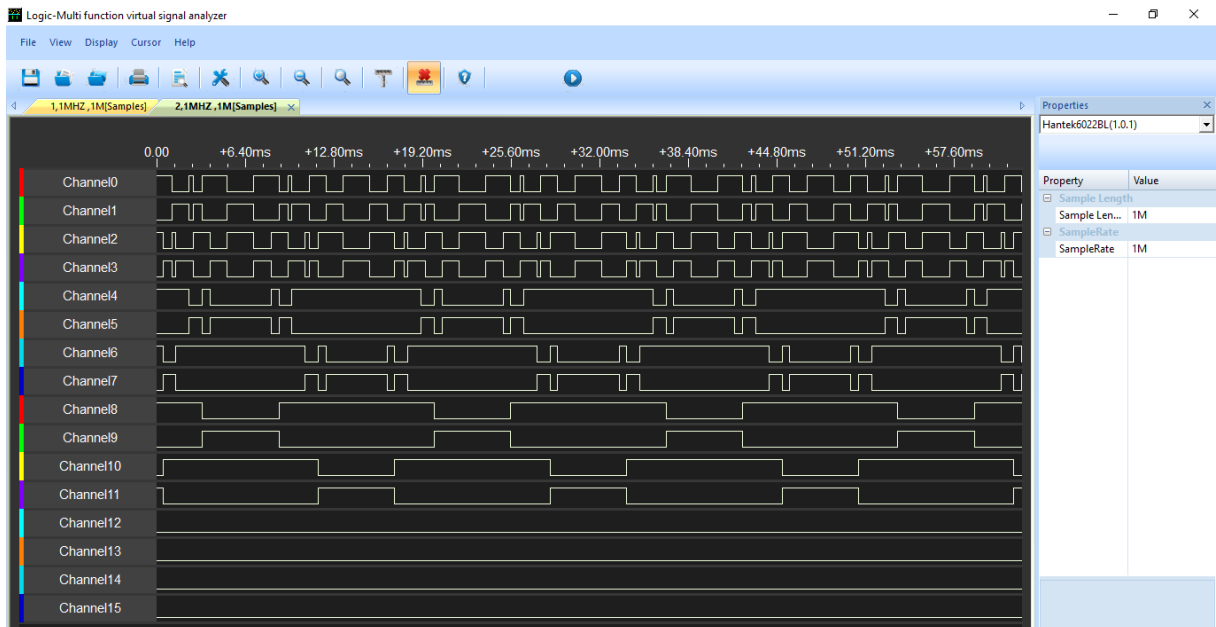


Figura 3.3 Secuencia de señales de conmutación.

Para poder observar la señales de conmutación salientes del PIC, se utilizó un osciloscopio digital de 16 canales lógicos marca Hantek 6022BL, ver figura 3.4.



Figura 3.4 Osciloscopio Hantek 6022BL.

El puerto *RC0* se utiliza para monitorear la señal de la red eléctrica (figura 3.2), con el objetivo de detectar el cruce por cero de la misma, cuando se detecta el cruce por cero (la secuencia de conmutación inicia) el inversor entra en funcionamiento.

Para que el PIC16F877A funcione se monta en una tarjeta SYSM40-2, ver figura 3.5.

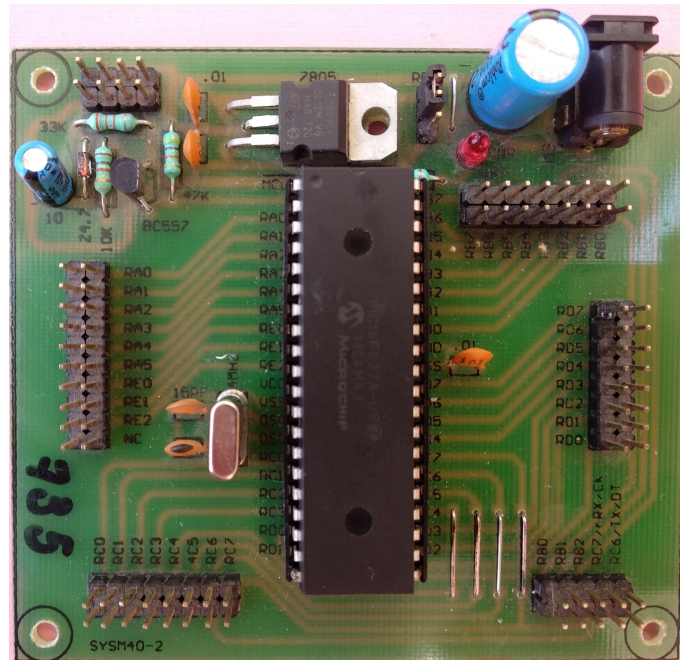


Figura 3.5 Tarjeta SYSM40-2 con el PIC16F877A.

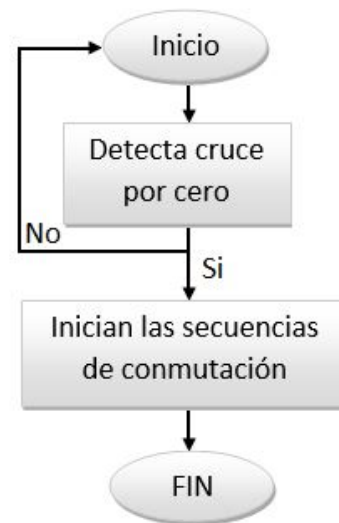


Figura 3.6 Diagrama de flujo del control del inversor (rutina de secuencias de conmutación).

3.1.4 Diseño Red Snubber

Para proteger los transistores presentes en el inversor (IGBTs), se coloca una red snubber tipo RCD en paralelo con los IGBTs (figura 3.7). La función de este tipo de red snubber es el suprimir los picos de voltaje que puedan existir, ya que de otro modo si no se suprimen las sobretensiones transitorias, estas pueden afectar el funcionamiento de los IGBTs hasta su destrucción.

De acuerdo a las ecuaciones 2.1, 2.2 y 2.3, los valores para los componentes de las redes snubber en los puentes son los siguientes:

1. Primer puente H.

- $C_s = 51.38nF$
- $R_s \geq 6\Omega$
- $R_s < 1.79K\Omega$

2. Segundo puente H.

- $C_s = 17.13nF$
- $R_s \geq 18\Omega$
- $R_s < 5.4K\Omega$

3. Tercer puente H.

- $C_s = 8.56nF$
- $R_s \geq 36\Omega$
- $R_s < 10.78K\Omega$

El diodo del circuito de la red snubber debe ser de conmutación ultrarapida y alto voltaje de bloqueo, por lo que se usa un diodo rectificador MUR1520, ya que este presenta un voltaje de bloqueo de 200 Vcd, el diodo rectificador también debe de satisfacer los parámetros del diseño del inversor y los transistores que se usan.

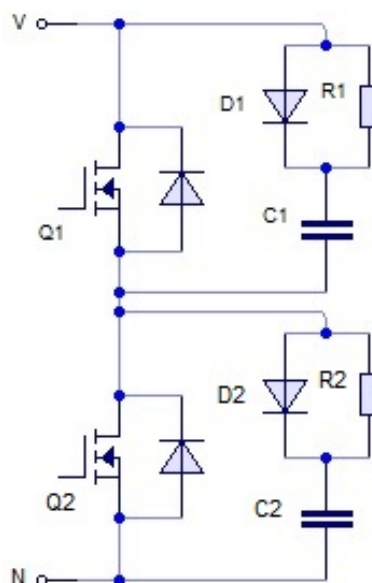


Figura 3.7 Medio puente H con Red snubber RCD.

3.1.5 Varistores

Los varistores proporciona una excelente supresión contra transitorios de voltaje, por lo que se utilizan para proteger varios tipos de dispositivos electrónicos y elementos semiconductores.

La elección del varistor depende del voltaje pico al cual esta sometido el transistor (IGBT), de manera que los varistores serán diferentes de acuerdo al puente donde estén instalados.

Tomando en cuenta un factor de potencia del 25%, los valores de los varistores son:

1. Primer puente H.

$$(18V)(1.25) = 22.5V \quad (3.8)$$

2. Segundo puente H.

$$(54V)(1.25) = 67.5V \quad (3.9)$$

3. Tercer puente H.

$$(108V)(1.25) = 131.5V \quad (3.10)$$

En el mercado existen varistores calibrados de acuerdo a los voltajes de funcionamiento, por lo que para el inversor se utilizaron varistores que estuvieran cercanos a los valores previamente calculados (3.8, 3.9, 3.10).

1. Primer puente: $30V_{RMS}$, $93V_{Clamping}$
2. Segundo puente: $60V_{RMS}$, $165V_{Clamping}$
3. Tercer puente: $130V_{RMS}$, $340V_{Clamping}$

3.1.6 Etapa control de potencia y elementos de potencia del inversor multinivel

El control de potencia o etapa de disparos, se diseña en conjunto con la etapa de potencia del inversor multinivel, ver figura 3.8.

Agregar imagen
circuitaria disparo y
potencia

Figura 3.8 Circuito de disparo y potencia del inversor multinivel.

En el circuito se puede apreciar el trabajo en conjunto de los optoacopladores, driver y transistores (IGBTs), que corresponden a un medio puente del inversor multinivel. Este circuito de medio puente se implementa seis veces, conectando dos placas entre sí para crear los puentes H.

El funcionamiento de los medios puentes es el siguiente:

Del PIC16F887A salen las señales de las secuencias de conmutación, las cuales entran a los optoacopladores con la finalidad de aislar la etapa de disparo, posteriormente la señal que sale del optoacoplador entra en el driver, del driver salen dos señales (alto y bajo), cada señal va a la entrada de la puerta de un IGBT, de modo que un IGBT tiene la señal de alto y el IGBT restante la señal de bajo.

El optoacoplador que se utilizó es el 4N26 (se utiliza un optoacoplador por cada señal), para el driver se utilizó el FAN7382 que tiene la capacidad de manejar dos transistores, esto debido que cuenta con dos salidas, una salida de alto y otra salida de bajo. Los transistores de potencia utilizados son IRGB4062D. Para la elección de los transistores se toma en cuenta la corriente máxima de entrada que es de aproximadamente $6.75A$ la cual corresponde al primer puente, sumando las corrientes de los otros dos puentes los transistores deben soportar una corriente máxima de $19.66A$, tomando en cuenta un rango de seguridad de 20% en corriente, el IRGB4062D cumple y supera ese máximo.

Tabla 3.4 Características del IRGB4062D.

V_{CES}	600 V
I_C	24 A
$I_{Cpulsada}$	72 A
P_D	125 a 250 W
T_j	-55 a +175 °C
R_{thjc}	0.60 °C/W
R_{thcs}	0.50 °C/W

3.1.7 Circuito fuente reguladora de voltaje con diodo zener

Para alimentar la etapa de control de potencia de cada medio puente H, se diseñó y se integró una fuente reguladora tipo zener en cada placa. Esta fuente se encarga de alimentar el driver (FAN7382) y los optoacopladores (4N26).

Agregar imagen del
esquemático de la
fuente zener

Figura 3.9 Esquemático fuente de alimentación con diodo zener.

Potencia disipada por el diodo zener:

$$P_Z = V_Z \bullet I_Z \quad (3.11)$$

Corriente máxima que puede circular por el diodo zener:

$$I_Z = \frac{P_Z}{V_Z} \quad (3.12)$$

donde:

- I_Z Corriente que pasa por el diodo zener.
- P_Z Potencia del diodo zener.
- V_Z Voltaje del diodo zener.

Los valores de la potencia (P_Z) y la corriente (I_Z) se conocen, mientras que el valor de la resistencia es desconocida (R_Z). Para obtener el valor de R_Z se analiza el circuito de la fuente zener y de acuerdo con la ley de Ohm.

$$R_Z = \frac{V_i - V_Z}{I_Z} \quad (3.13)$$

donde:

- R_Z Resistencia de la fuente reguladora de voltaje con diodo zener.

De acuerdo a la ecuación 3.13, el valor de R_Z depende del voltaje de alimentación de cada placa. Dependiendo del puente donde se instalen las placas el valor de R_Z es diferente.

1. R_Z para las placas del primer puente H.

- $R_Z = 150\Omega$

2. R_Z para las placas del segundo puente H.

- $R_Z = 1950\Omega$

3. R_Z para las placas del tercer puente H.

- $R_Z = 4650\Omega$

3.2 Simulación del inversor multinivel

3.2.1 PSCAD

PSCAD por sus siglas en inglés Power System CAD, es un software de Diseño Asistido por Computadora (CAD) de Sistemas de Potencia, el cual permite construir, simular y analizar diferentes sistemas de potencia. La interfaz de PSCAD es agradable con el usuario ya que todo se maneja dentro de un entorno grafico el cual resulta ser intuitivo y fácil de manejar.

Así mismo PSCAD cuenta con una amplia biblioteca, dentro de la cual se pueden encontrar diferentes tipos de elementos, desde los más simples como lo son los elementos pasivos, hasta transformadores, módulos de control, máquinas eléctricas y otros dispositivos más complejos.

“PSCAD se ha beneficiado de más de 30 años de investigación y desarrollo continuo. Nos hemos inspirado en las ideas y la retroalimentación de nuestra base de usuarios global. Esta filosofía ha ayudado a establecer a PSCAD como el paquete de simulación más popular del sistema de energía disponible hoy en día” [34].

3.2.1.1 Simulación del inversor multinivel en PSCAD

Para realizar la simulación del inversor multinivel en PSCAD, es necesario utilizar un elemento que permita generar las secuencias de conmutación que irían a cada uno de los IGBTs, el elemento que permite realizar esto es FILE READER, el cual se encuentra dentro de la biblioteca Data_recorders_Readers, este elemento tiene la función de cargar una lista de valores correspondientes a tiempo y estado (niveles lógicos, encendido y apagado), que previamente son redactados dentro de un archivo .txt, y se repiten un número indefinido de veces hasta que termine el tiempo de la simulación, ver figura 3.10.

Los transistores de potencia del esquemático son transistores ideales, ya que PSCAD es capaz de tratarlos de este modo, al igual que los diodos en antiparalelo de cada transistor son

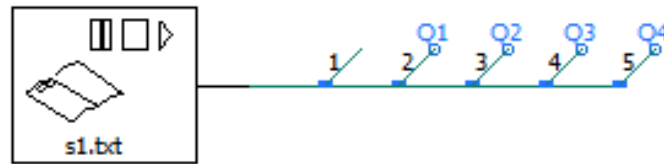


Figura 3.10 Esquemático del lector de pulsos.

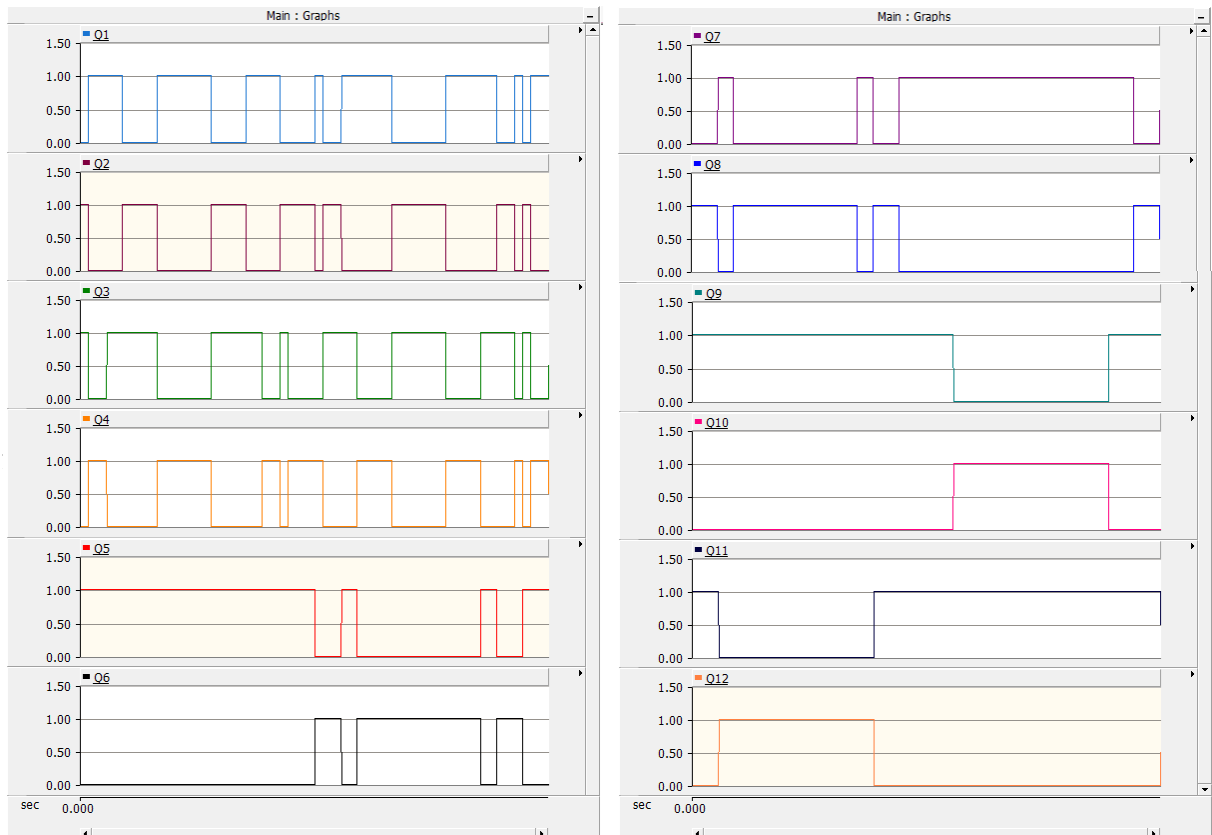


Figura 3.11 Secuencias de conmutación para cada transistor del inversor.

simulados como diodos ideales, los cuales protegen a cada transistor de corrientes retroalimentadas de la carga a la fuente.

3.2.1.2 Simulación del inversor multinivel con carga resistiva (carga R)

La primera simulación de prueba para el inversor multinivel en cascada con puentes H, se definió como la prueba en la cual a la salida del inversor se tiene una carga resistiva (R), en la

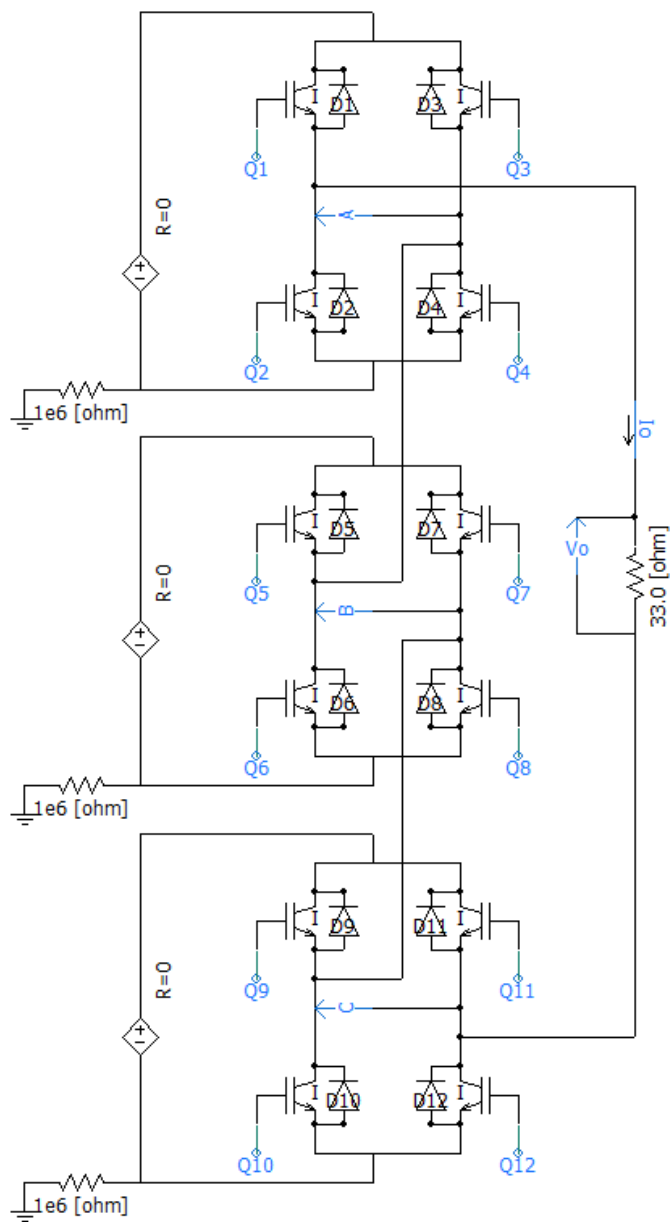


Figura 3.12 Esquemático de simulación de inversor con carga resistiva.

figura 3.12 se puede observar el diagrama correspondiente al circuito simulado.

Las señales obtenidas a la salida del inversor de voltaje (figura 3.13) y de corriente (figura 3.14), muestran el comportamiento típico de una carga resistiva con factor de potencia unitario.

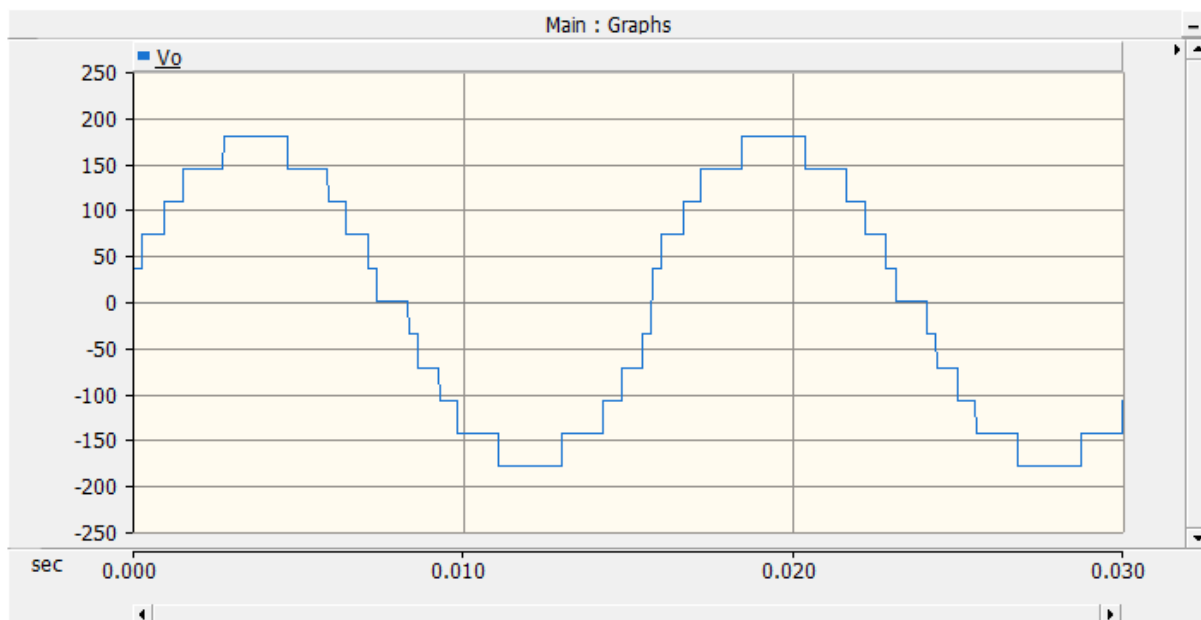


Figura 3.13 Señal de voltaje a la salida del inversor con carga resistiva.

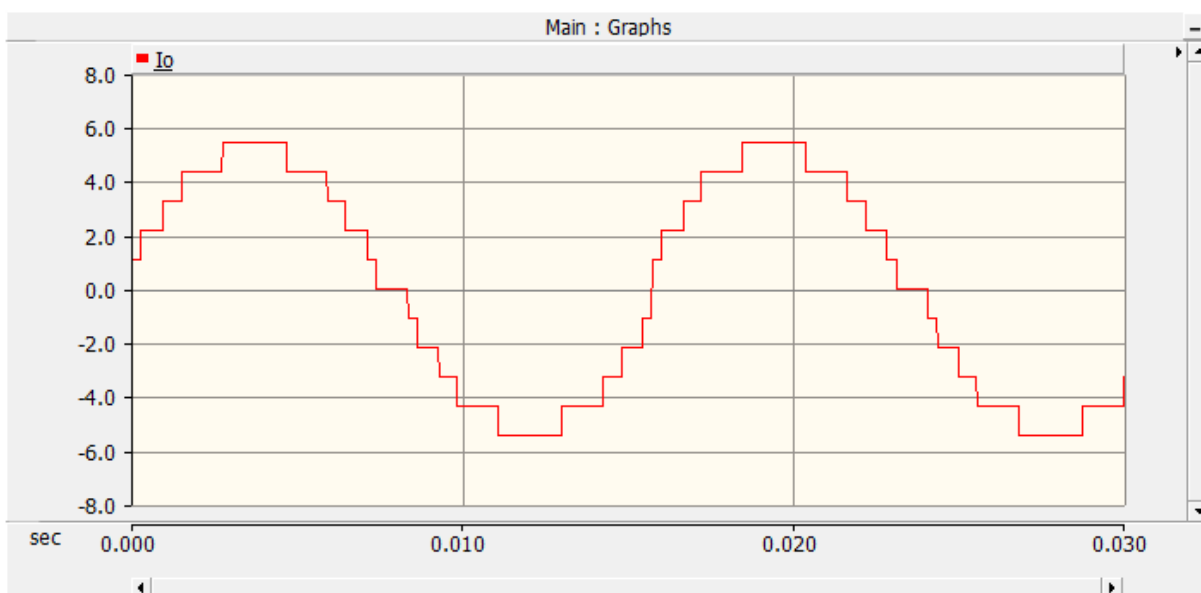


Figura 3.14 Señal de corriente a la salida del inversor con carga resistiva.

Las señales de voltaje y corriente obtenidas a la salida del inversor, son sometidas a un análisis de Fourier, esta función está incluida en uno de los componentes del PSCAD en el cual se especifica el número de armónicos y la frecuencia base (con este módulo de Fourier se analizan los primeros 31 armónicos, mientras que para la frecuencia base se toma el valor de

la frecuencia de la red eléctrica que es de 60 Hz, para la visualización de la simulación se hace uso de una gráfica polimétrica (figura 3.15), donde se puede observar que los componentes de los armónicos seleccionados (3° , 5° , 9° y 11°) desaparecieron, dando como resultado un porcentaje de distorsión armónica total del 14.8496% en voltaje y corriente, esto se debe al tipo de carga.

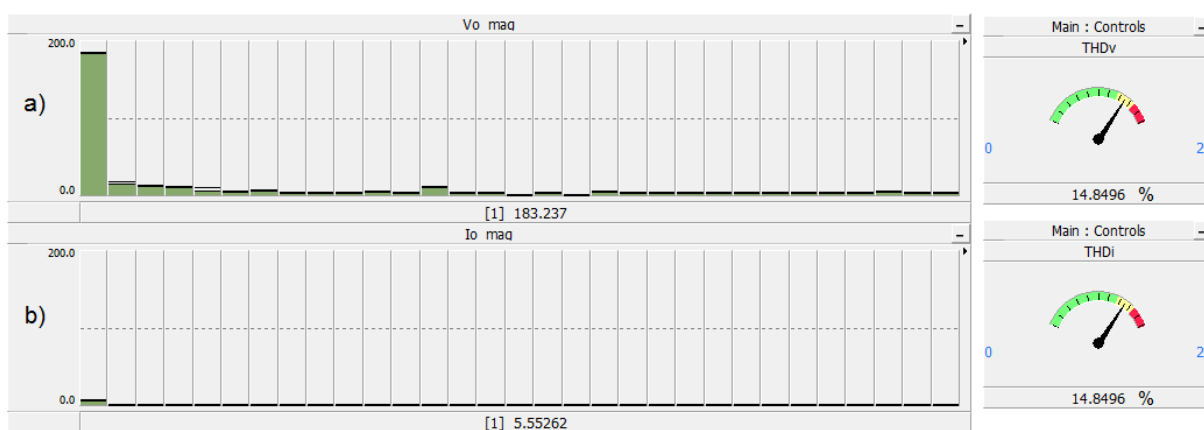


Figura 3.15 Componentes armónicos de las señales y THD: a) Voltaje y b) Corriente con carga resistiva.

3.2.1.3 Simulación del inversor multinivel con carga resistiva e inductiva (carga RL)

Cuando se conecta una carga resistiva y una carga inductiva (carga RL) a la salida del inversor (figura 3.16), se tiene como resultado un cambio en las señales de voltaje y corriente, pero este cambio es más evidente en la forma de onda de la corriente, ya que se obtiene una señal con una menor distorsión armónica (THD), asemejándose más a una señal de tipo sinusoidal (figuras 3.17 y 3.18).

Las señales de voltaje y corriente obtenidas a la salida del inversor, son sometidas a un análisis de Fourier (analizando los primeros 31 armónicos), la frecuencia base está definida con el mismo valor de la frecuencia de la red eléctrica que es de 60 Hz, para visualizar los resultados obtenidos, se hace uso de una gráfica polimétrica (figura 3.19), donde se observa que los componentes de los armónicos seleccionados (3° , 5° , 9° y 11°) desaparecieron, dando como

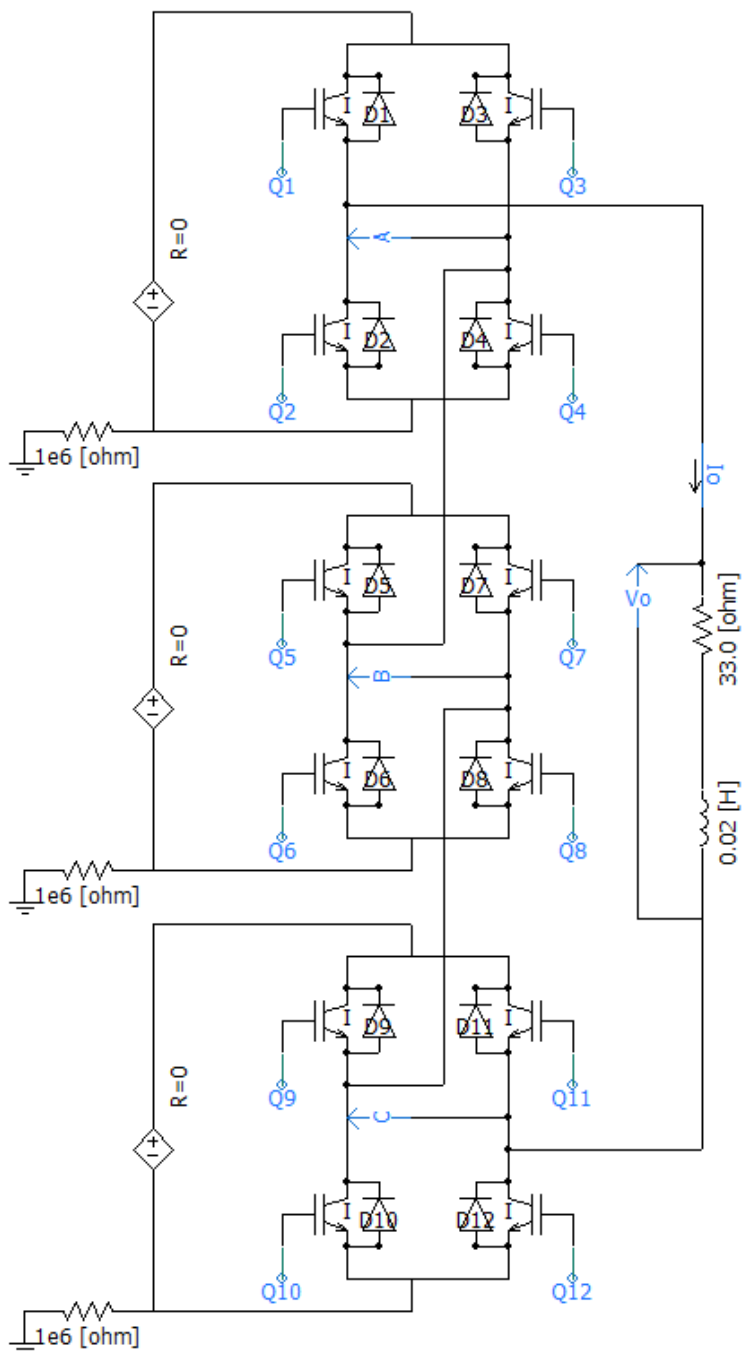


Figura 3.16 Esquemático de simulación del inversor con carga RL.

resultado un porcentaje de distorsión armónica total para el voltaje de 14.9327%, mientras que para la distorsión armónica total de la corriente se tiene un 11.1117%.

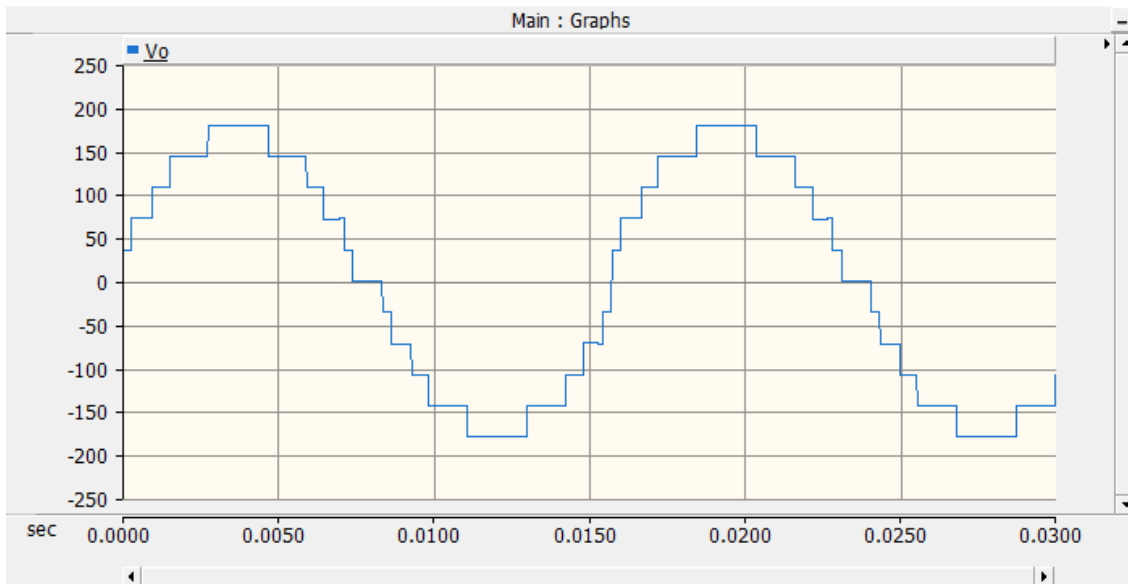


Figura 3.17 Señal de voltaje a la salida del inversor con carga RL.

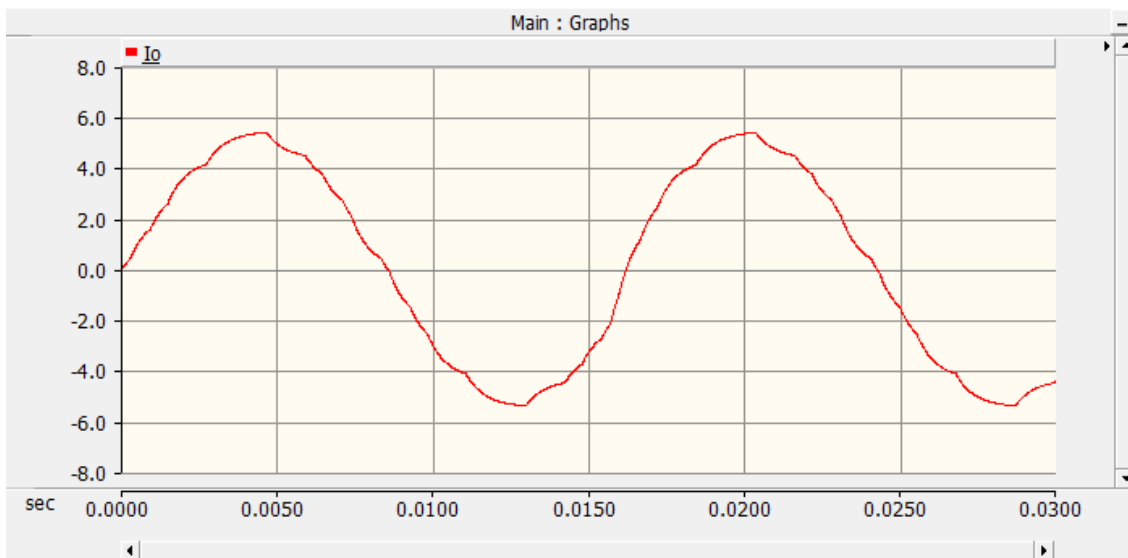


Figura 3.18 Señal de corriente a la salida del inversor con carga RL.

3.2.1.4 Simulación del inversor multinivel con filtro PI

Para poder tener una disminución de la distorsión armónica total (THD) en la señal del voltaje a la salida del inversor multinivel es necesario hacer un filtrado de la señal, por lo que se utiliza un filtro PI, este tipo de filtros recibe su nombre por el parecido con la letra griega PI (Π). La función de los filtros PI es eliminar el rizado en la señal de salida, esto se debe a que

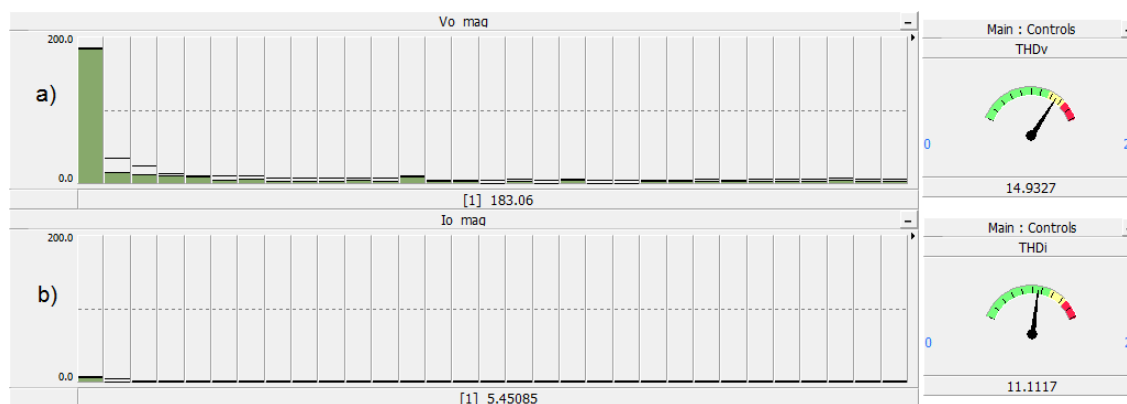


Figura 3.19 Componentes armónicos de las señales y THD: a) Voltaje y b) Corriente con carga RL.

una de las características de los filtros PI es la obtención del máximo nivel de voltaje, esto se logra por el uso de los dos capacitores dentro de su diseño, el primer capacitor se encarga de eliminar el rizado, mientras que el segundo capacitor se encarga de rellenar los intervalos existentes entre los picos de voltaje, otra característica de estos filtros es la obtención de corrientes con gran intensidad eficaz.

Las señales de voltaje (figura 3.21) y corriente (figura 3.22) obtenidas a la salida del inversor, son sometidas a un análisis de Fourier (analizando los primeros 31 armónicos), la frecuencia base está definida con el mismo valor de la frecuencia de la red eléctrica que es de 60 Hz, para visualizar los resultados obtenidos, se hace uso de una gráfica polimétrica (figura 3.23), donde se observa que los componentes de los armónicos seleccionados desaparecieron (3° , 5° , 9° y 11°), dando como resultado un porcentaje de distorsión armónica total para el voltaje y corriente de 9.69971%, observando que el uso del filtro PI provocó una disminución de la distorsión armónica total (THD).

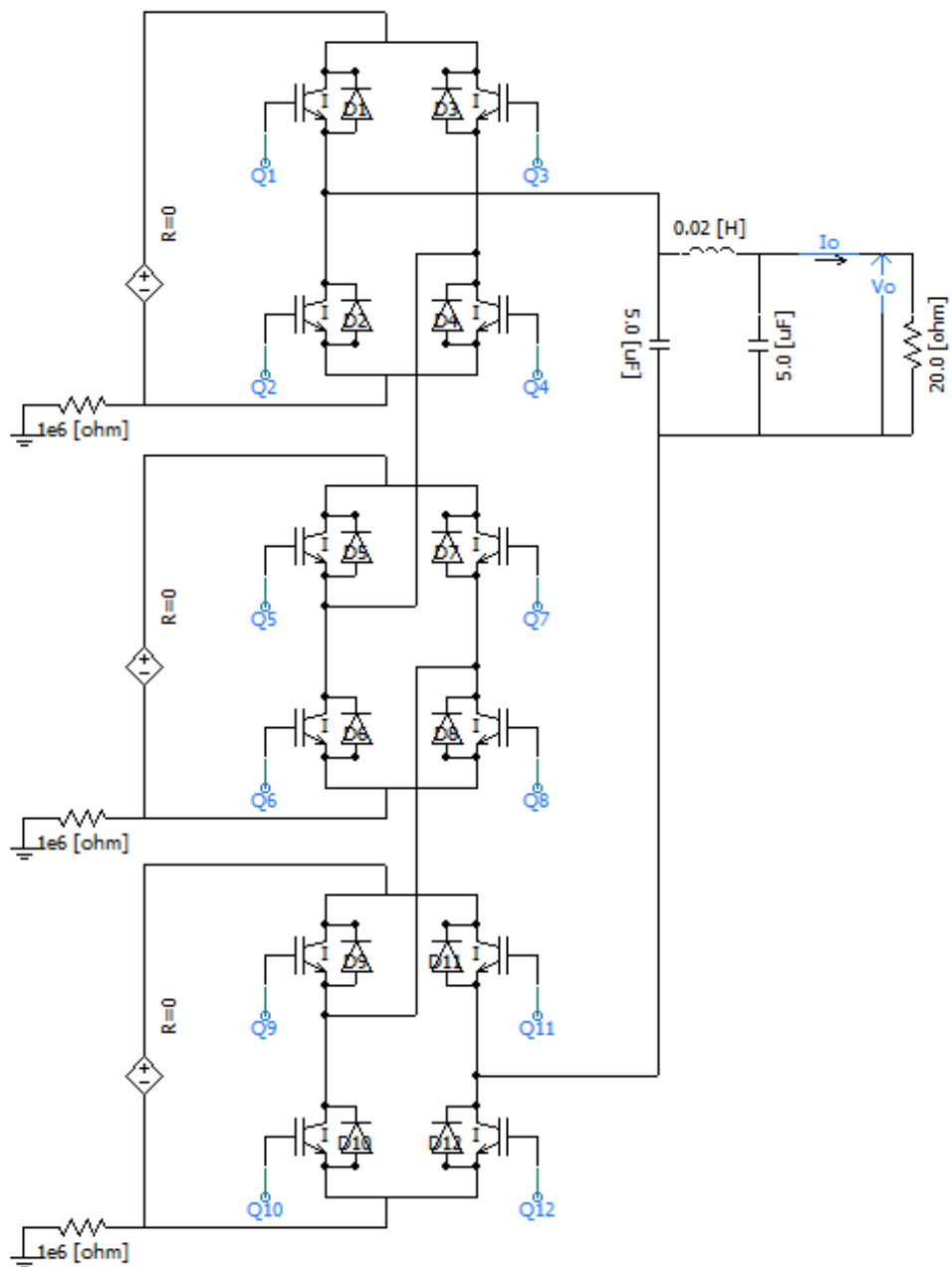


Figura 3.20 Esquemático de simulación del inversor con filtro PI.

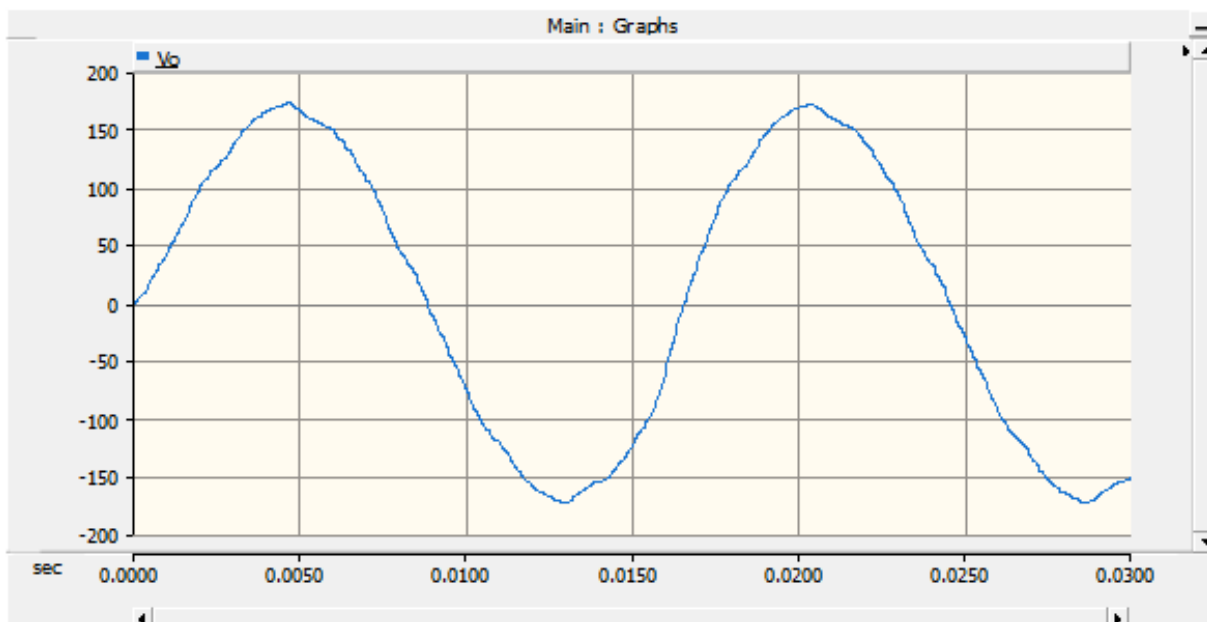


Figura 3.21 Señal de voltaje a la salida del inversor con filtro PI.

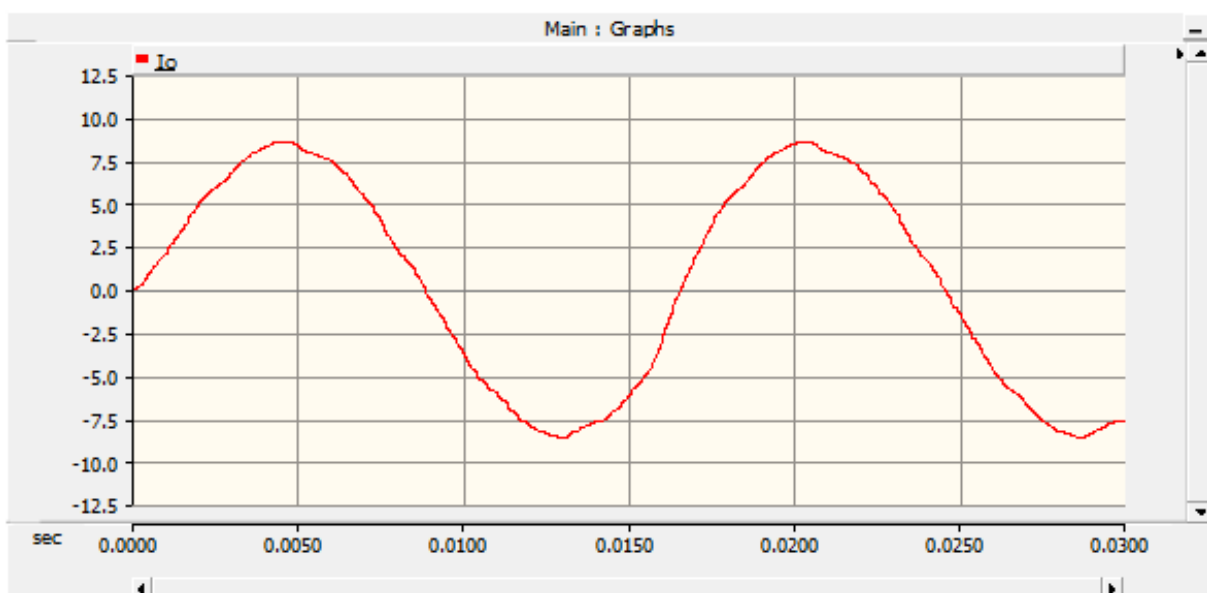


Figura 3.22 Señal de corriente a la salida del inversor con filtro PI.

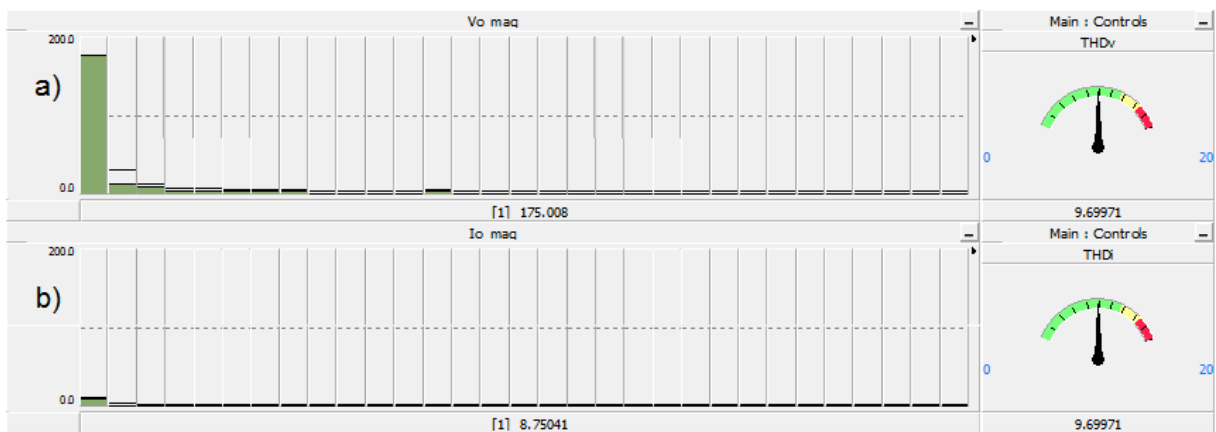


Figura 3.23 Componentes armónicos de las señales y THD: a) Voltaje y b) Corriente con filtro PI.

3.2.2 OrCAD

OrCAD es un software de automatización de diseño electrónico (EDA).

Este software cuenta con tecnologías potentes, intuitivas e integradas que permiten crear esquemas electrónicos y elaborar esquemas de circuito impreso para manufacturar placas de circuito impreso (PCB). OrCAD es un software que permite realizar simulaciones con señales analógicas / mixta, análisis de integridad de señal, etc., con el fin de validar el correcto funcionamiento del diseño de un circuito.

OrCAD® fue fundado en 1985 por John Durbetaki, Ken Seymour y Keith Seymour como “OrCAD Systems Corporation” en Hillsboro, Oregon. El nombre OrCAD fue un reflejo del enfoque de la empresa y los orígenes del software: Oregon + CAD. El primer producto de la compañía fue SDT (Schematic Design Tools), que se lanzó por primera vez a fines de 1985 [35].

3.2.2.1 Simulación del inversor multinivel en OrCad

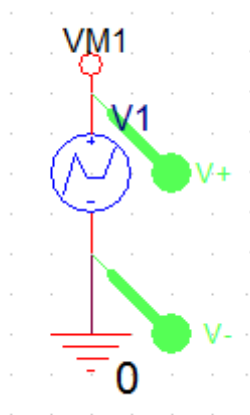


Figura 3.24 Esquemático de la fuente de conmutación.

Para realizar la simulación del inversor multinivel en OrCad, se utiliza un elemento que permita generar las secuencias de conmutación de los IGBTs, el componente que permite

realizar esto es el VPWL_F_RE_FOREVER (figura 3.24), el cual se encuentra en la librería SOURCE.OLB de OrCad, este componente cargar una lista de valores correspondientes a tiempo y nivel de voltaje (el nivel de voltaje muestra si el transistor esta encendido o apagado), estos valores se obtienen previamente mediante la técnica de modulación Eliminación Selectiva de Armónicos (SHE), dichos valores son redactados dentro de un archivo .txt, y se repiten un número indefinido de veces hasta que termine el tiempo de la simulación (figura 3.25).

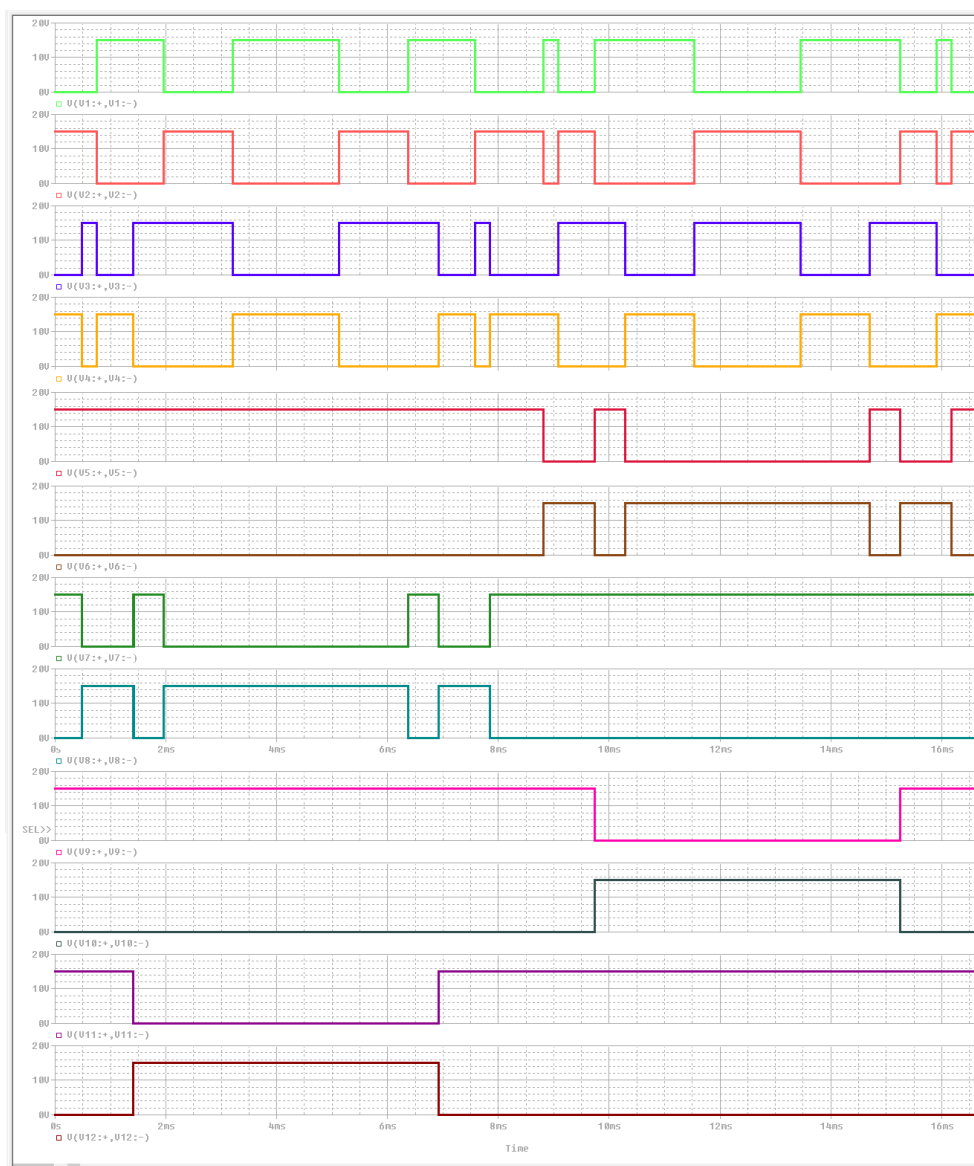


Figura 3.25 Secuencias de conmutación para cada transistor (IGBT) del inversor.

Los transistores de potencia utilizados para el esquemático son APT65GL100BN, mientras que para los diodos en antiparalelo de cada transistor se utilizaron MUR8100, los cuales se encargan de proteger a cada transistor de corrientes retroalimentadas de la carga a la fuente.

3.2.2.2 Simulación del inversor multinivel con carga resistiva (carga R)

Las simulaciones de pruebas del inversor multinivel en cascada con puentes H, se inician con la prueba de carga resistiva, esta prueba consiste en colocar a la salida del inversor un carga R, el valor de la carga R depende del valor de corriente que se quiera obtener a la salida del inversor. En la figura 3.26 se puede observar el diagrama correspondiente al circuito simulado.

Las señales simuladas de voltaje (figura 3.27) y corriente (figura 3.28), muestran el comportamiento típico de una carga resistiva con factor de potencia unitario, y los picos de voltaje que se distinguen en el cambio de escalón son producto del tiempo de corto provocado por el encendido y apagado de los transistores.

Dentro del entorno de OrCAD se puede realizar un análisis de Fourier para observar los componentes armónicos de la señal de salida. Es necesario definir el número de armónicos a analizar, en esta prueba se analizan los primeros 30 armónicos, y la frecuencia base se define a 60 Hz, que es el valor de la frecuencia de la red eléctrica. Para saber si los armónicos seleccionados previamente (3° , 5° , 9° y 11°) son eliminados, es necesario leer el archivo de simulación de salida. Pero basta con observar la figura 3.34 para darse cuenta de que no hay grandes perturbaciones y saber que los armónicos seleccionados han desaparecido, lo que da como resultado un porcentaje de distorsión armónica total del 8.191703% en voltaje y corriente (figura 3.34), esto se debe al tipo de carga.

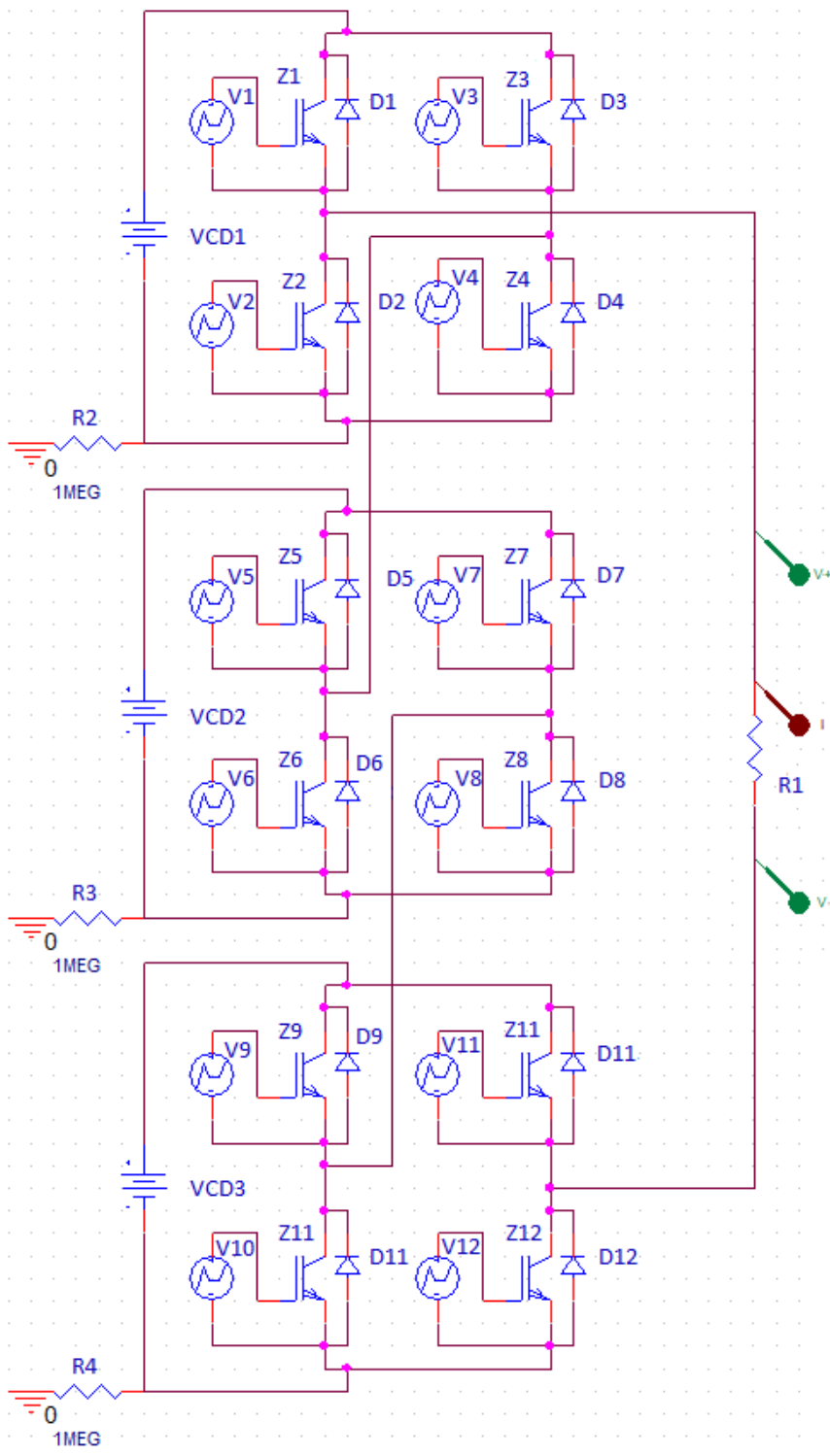


Figura 3.26 Esquemático de simulación del inversor en cascada con puentes H con carga resistiva.

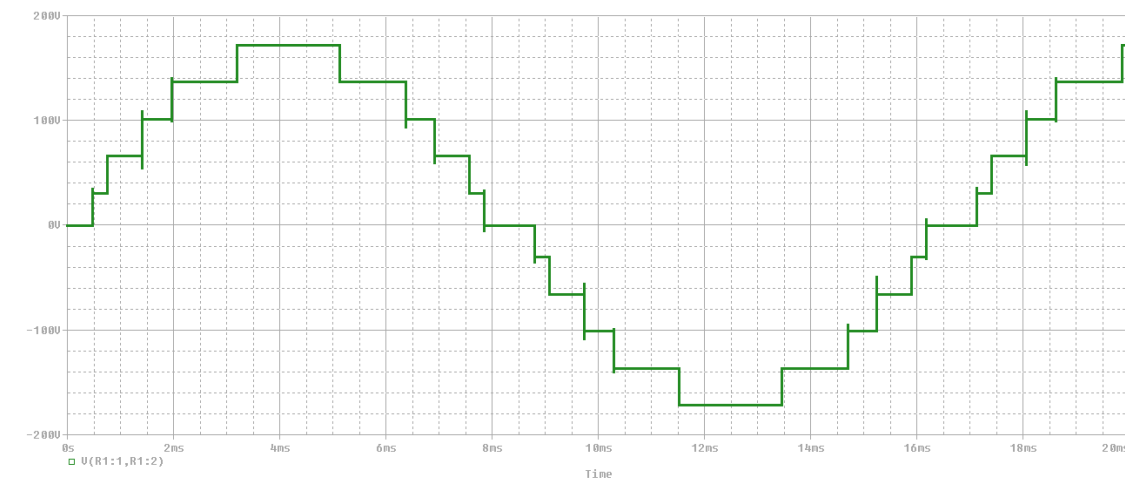


Figura 3.27 Señal de voltaje a la salida del inversor con carga resistiva.

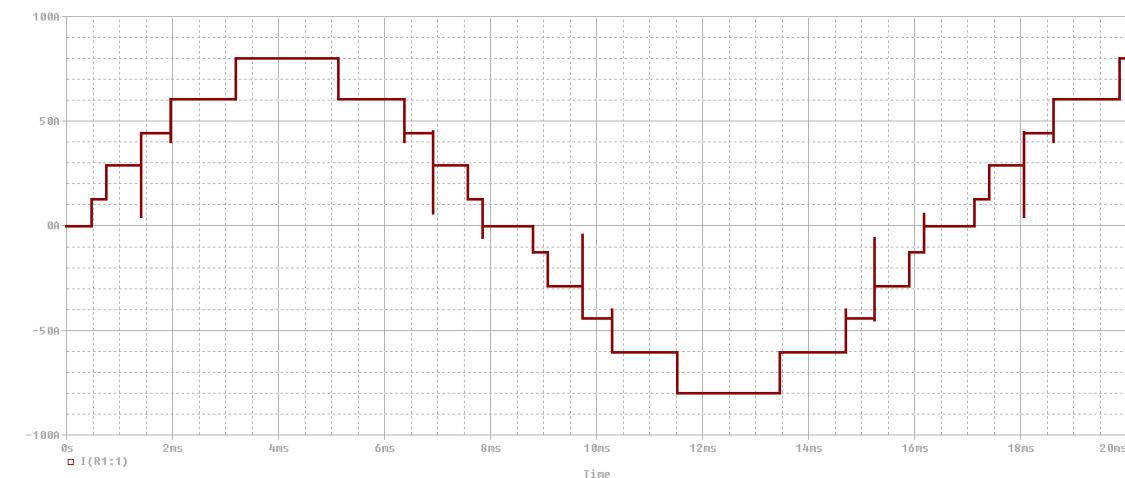


Figura 3.28 Señal de corriente a la salida del inversor con carga resistiva.

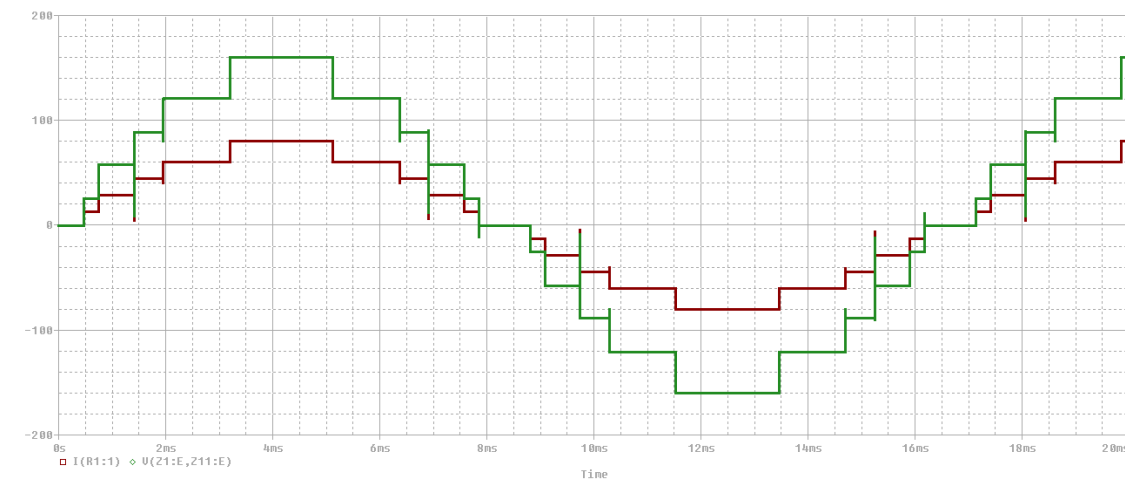


Figura 3.29 Comparación entre las señales de voltaje y corriente a la salida del inversor con carga resistiva.

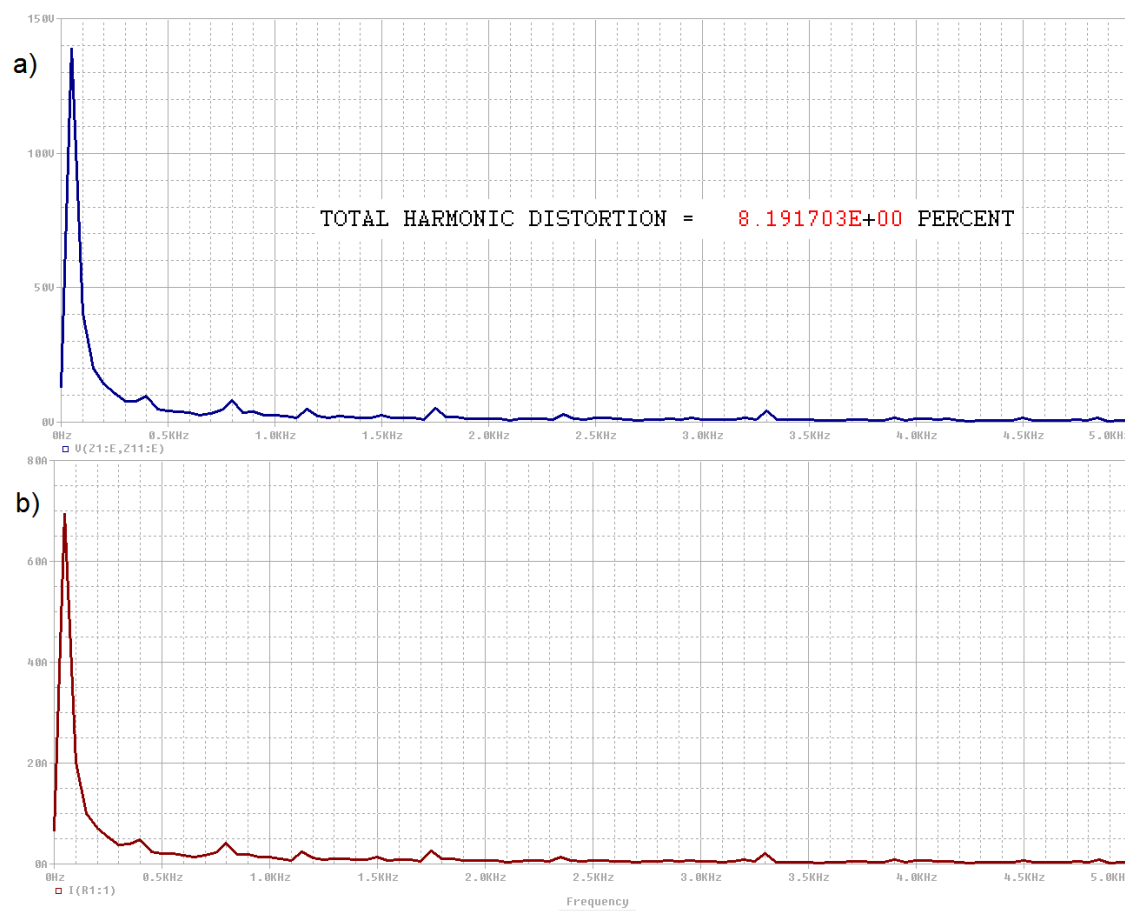


Figura 3.30 Componentes armónicos de las señales: a) Voltaje y b) Corriente con carga resistiva.

3.2.2.3 Simulación del inversor multinivel con carga resistiva e inductiva (carga RL)

Cuando se conecta una carga resistiva y una carga inductiva (carga RL) a la salida del inversor (figura 3.31), se tiene como resultado un cambio en las señales de voltaje y corriente, pero este cambio es más evidente en la forma de onda de la corriente, ya que se obtiene una señal con una menor distorsión armónica (THD), asemejándose más a una señal de tipo sinusoidal (figuras 3.32 y 3.33).

Las señales de voltaje y corriente obtenidas a la salida del inversor, son sometidas a un análisis de Fourier (analizando los primeros 30 armónicos), la frecuencia base se define a 60 Hz (frecuencia de la red eléctrica). Para saber si los armónicos seleccionados previamente (3° , 5° , 9° y 11°) son eliminados, es necesario leer el archivo de simulación de salida. Pero basta con observar la figura para darse cuenta de que no hay grandes perturbaciones y saber que los armónicos seleccionados han desaparecido, lo que da como resultado un porcentaje de distorsión armónica total del 4.211414% en voltaje y corriente (figura 3.34), esto se debe al tipo de carga RL.

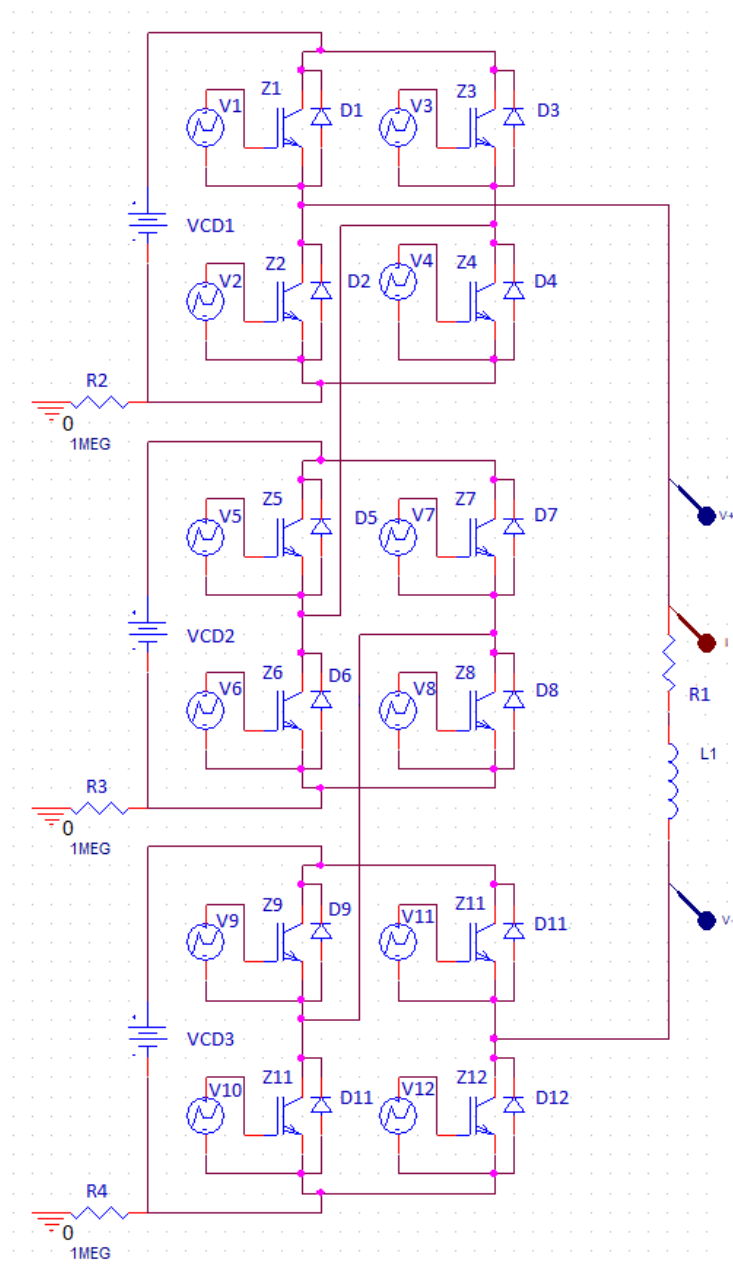


Figura 3.31 Esquemático de simulación del inversor con carga RL.

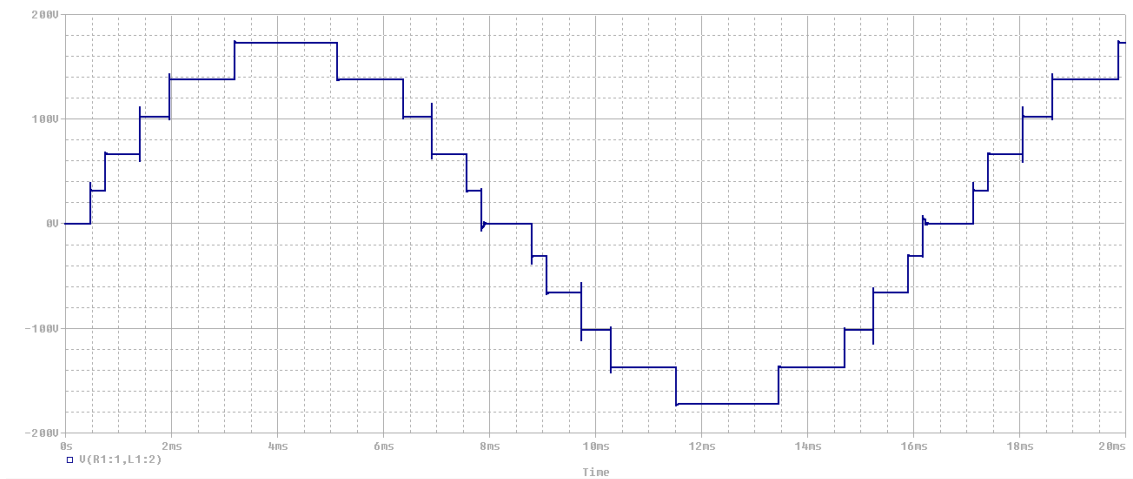


Figura 3.32 Señal de voltaje a la salida del inversor con carga RL.

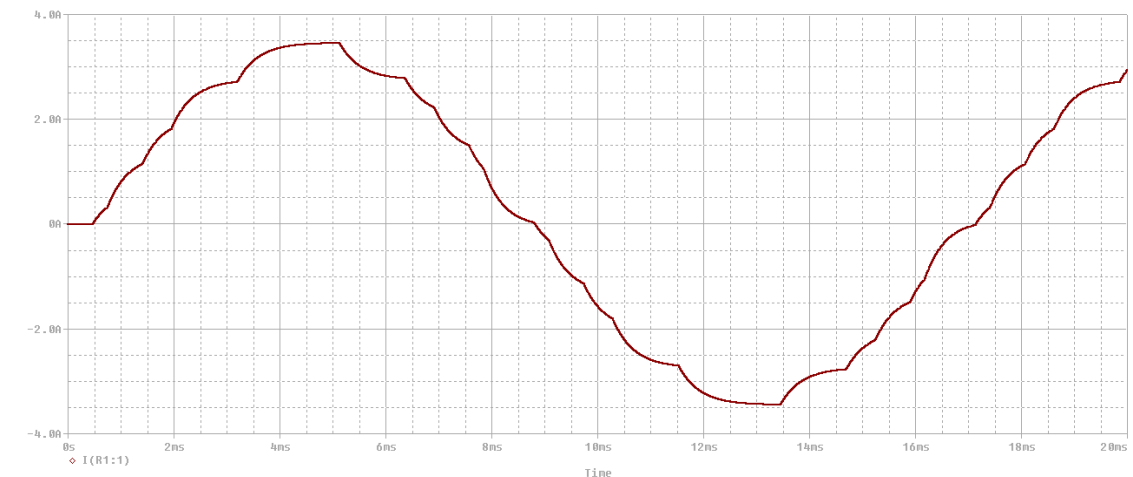


Figura 3.33 Señal de voltaje a la salida del inversor con carga RL.

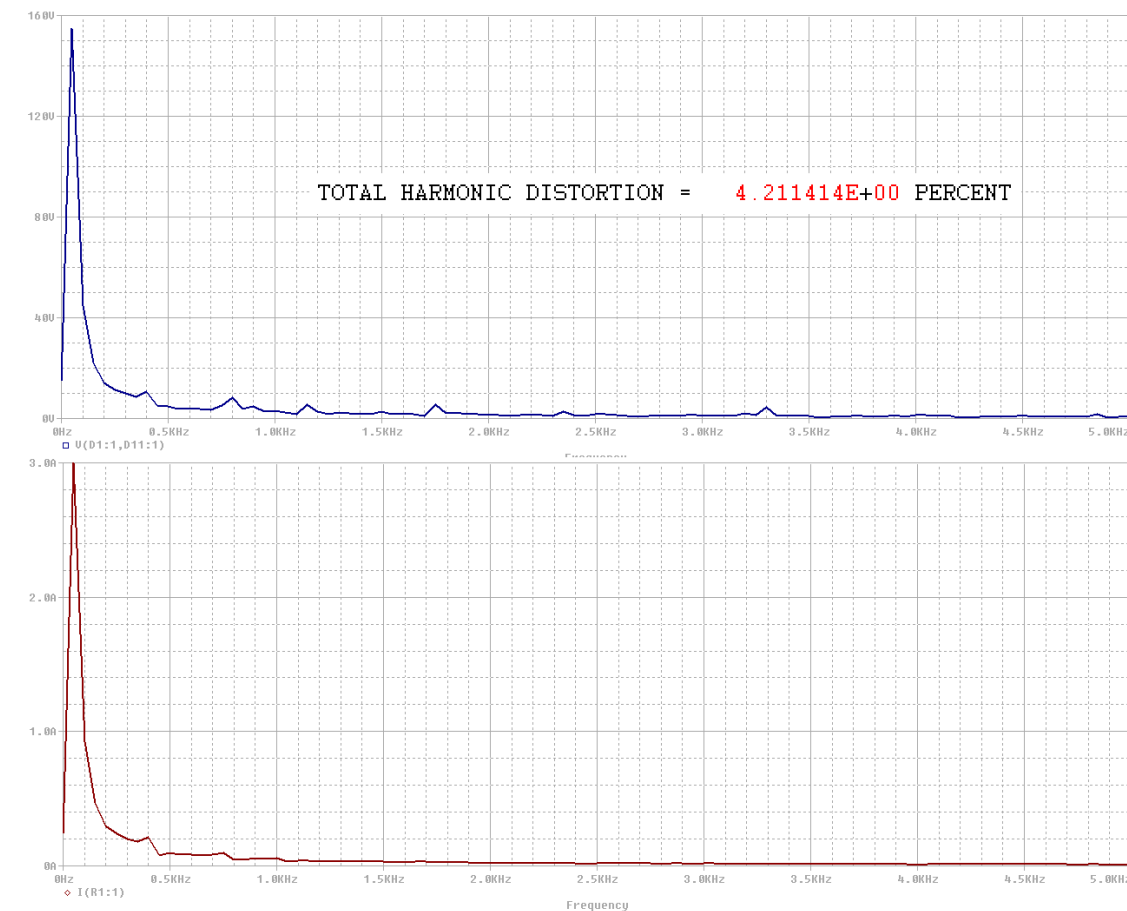


Figura 3.34 Componentes armónicos de las señales: a) Voltaje y b) Corriente con carga RL.

Capítulo 4

Inversor multinivel

4.1 Desarrollo prototipo inversor multinivel

Para la etapa del control digital del inversor multinivel se utiliza la tarjeta SYSM40-2, en la cual se monta el PIC16F877A, ver figura 4.1.

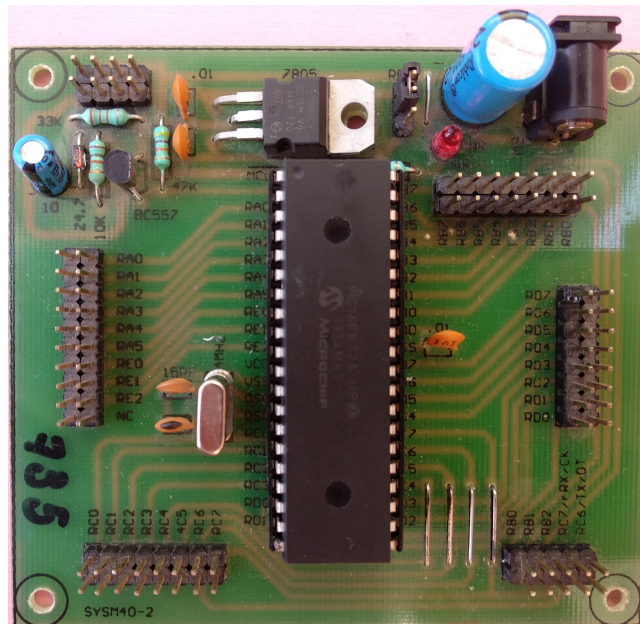


Figura 4.1 Tarjeta SYSM40-2 con PIC16f877A.

De acuerdo al diagrama esquemático del control de potencia y elementos de potencia del medio puente H (3.8), se realiza la construcción del circuito mostrado en las figuras (4.3).

esquemático circuito medio puente H

Figura 4.2 Esquemático circuito medio puente H.

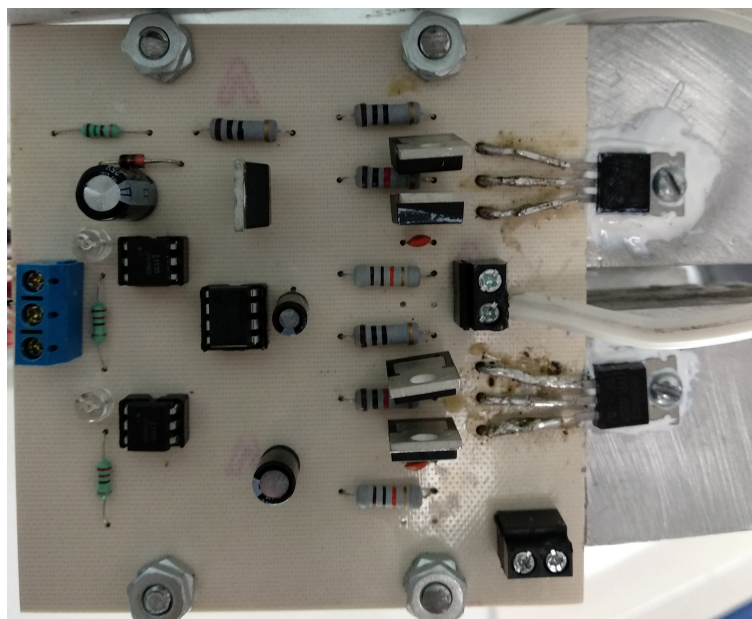


Figura 4.3 Circuito medio puente H.

Para la inyección a la red eléctrica, se diseñó un circuito que detecta el cruce por cero de la onda de voltaje de CA. Al detectar el cruce por cero de la onda de voltaje de la red eléctrica, el

inversor multinivel entra en funcionamiento, lo que permite realizar un acoplamiento entre la onda de voltaje a la salida del inversor con la onda de voltaje de la red.

esquemático circuitito detección cruce por cero

Figura 4.4 Esquemático circuito de detección de cruce por cero.

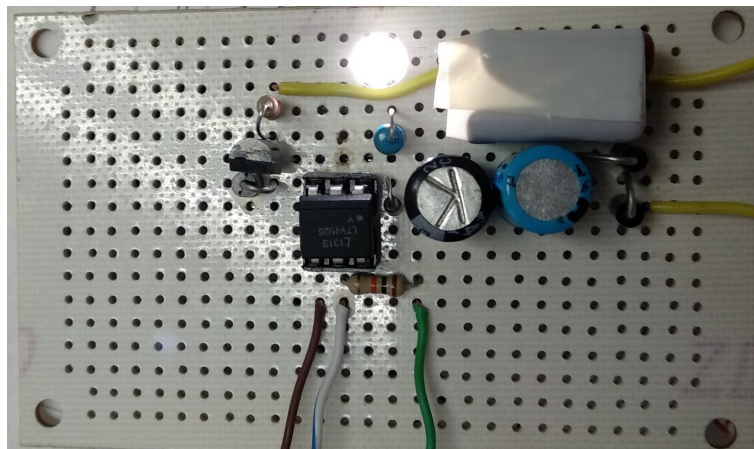


Figura 4.5 Circuito de detección de cruce por cero.

Para las fuentes reguladoras de voltaje con diodo zener, el valor de R_Z es diferente dependiendo del puente H, ya que su valor dependen del voltaje de alimentación de la placa. De acuerdo al esquemático de la fuente zener (figura 3.9), el circuito quedó como se muestra en la siguientes figuras 4.6, 4.7 y 4.8.

De acuerdo a la topología del inversor multinivel en cascada con puentes H (figura 3.1), cada dos medios puentes se alimentan con el mismo valor de V_{cd} para formar un solo puente H, teniendo los tres puentes H estos se conectaron el cascada (figura 4.9).

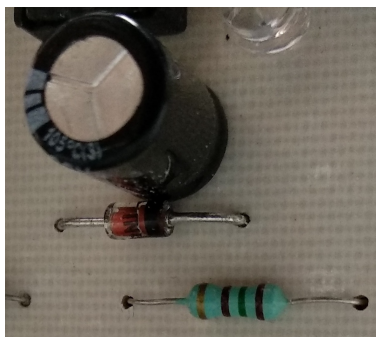


Figura 4.6 Fuente reguladora de voltaje con diodo zener - Primer puente H



Figura 4.7 Fuente reguladora de voltaje con diodo zener - Segundo puente H



Figura 4.8 Fuente reguladora de voltaje con diodo zener - Tercer puente H

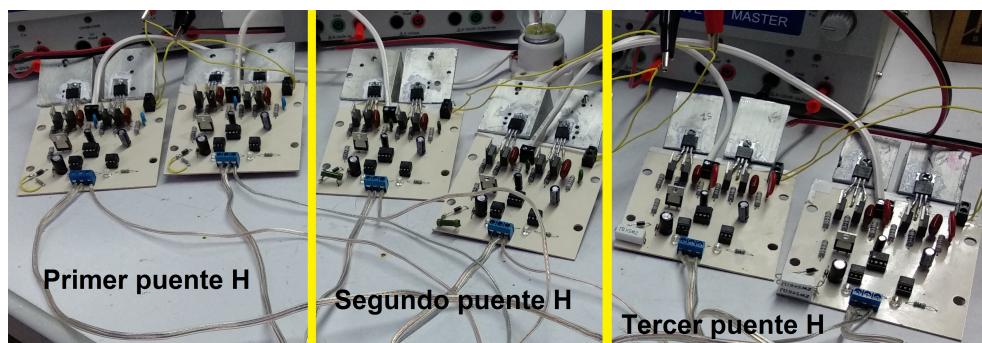


Figura 4.9 Inversor multinivel real - Interconexión de medios puentes H.

4.2 Pruebas y resultados

A continuación se describen las pruebas a las cuales fue sometido el inversor multinivel, los resultados obtenidos con diferentes condiciones de carga, así mismo como los resultados de interconexión a la red eléctrica.

4.2.1 Pruebas de los puentes H

Para observar el funcionamiento de los medios puentes H, es necesario conectar en la etapa de potencia del medio puente H una carga (foco). La carga se utiliza para observar a través de ella como se disparan los IGBT.

Para observar el disparo del IGBT de alto, la carga se conecta entre el negativo de la placa y el punto medio de los IGBTs. Para observar el disparo del IGBT de bajo, la carga se conecta entre el positivo de la placa y el punto medio de los IGBTs.

Se utiliza un osciloscopio digital (Tektronix TBS1102B-EDU) para observar que los IGBT se esten disparando de acuerdo a la secuencia de pulsos que proviene de la etapa de control digital. En el *Canal 1* del osciloscopio se observa la señal de los pulsos de conmutación que salen del PIC16F877A, en el *Canal 2* se observa la señal de de disparo de un IGBT (figuras 4.10, 4.11 y 4.12).

Después de probar que los IGBT se disparan de manera correcta, se conectan los medios puentes entre sí hasta formar los tres puentes H. Cada puente H se somete a una prueba para observar que la señal de salida (figura 4.13, 4.14 y 4.15) sea la que corresponde con lo simulado (figura 4.16), llegando a la conclusión de que el funcionamiento de los puentes H es correcto. Para poder observar la señal de salida de cada puente H, es necesario utilizar dos puntas de osciloscopio, cada una de las puntas se conecta a un extremo de la carga (mientras que el neutro de las puntas se conecta al negativo), en el osciloscopio se selecciona la opción de modo *diferencial* para poder observar dicha señal.

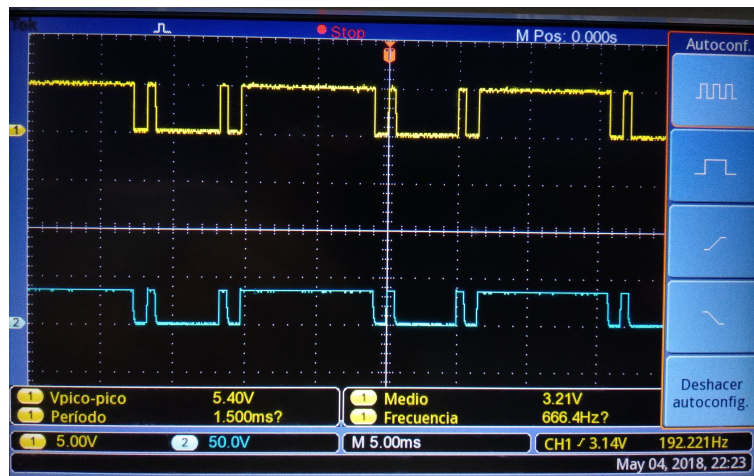


Figura 4.10 Comparación entre una señal de pulsos del PIC16F877A y la señal de disparo de un IGBT.



Figura 4.11 Comparación entre una señal de pulsos del PIC16F877A y la señal de disparo de un IGBT.



Figura 4.12 Comparación entre una señal de pulsos del PIC16F877A y la señal de disparo de un IGBT.

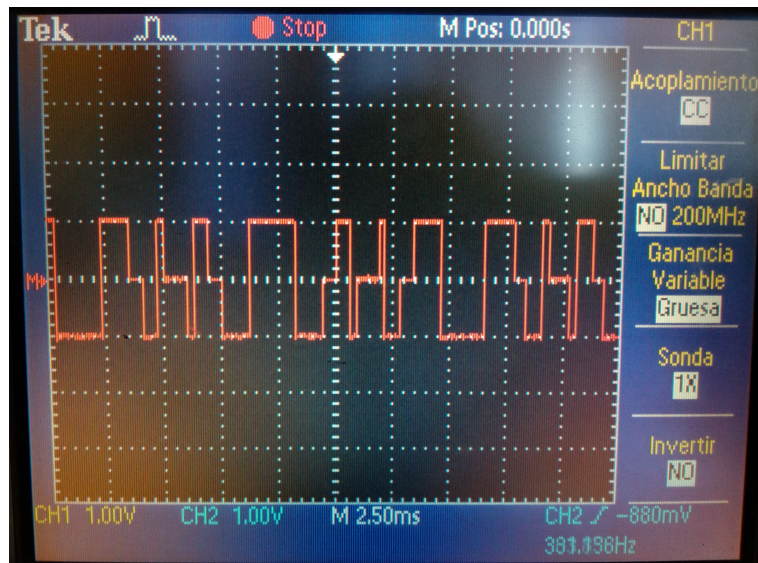


Figura 4.13 Señal de salida del primer puente H.

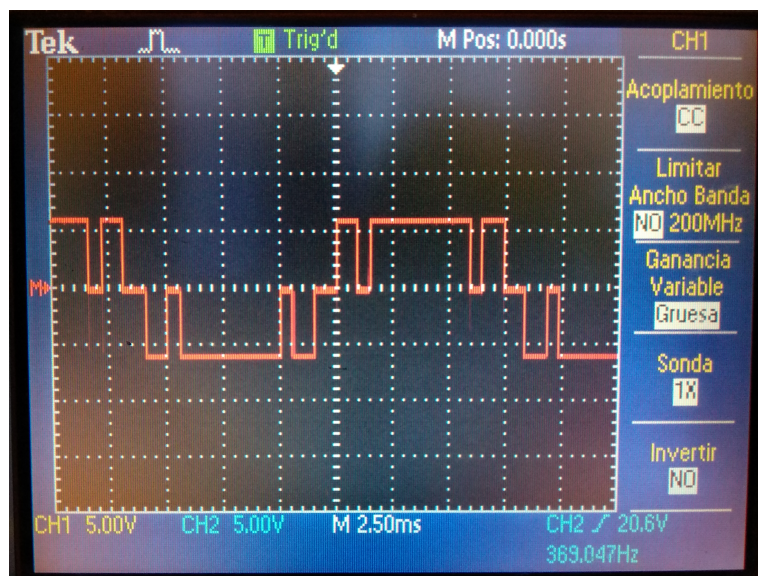


Figura 4.14 Señal de salida del segundo puente H.

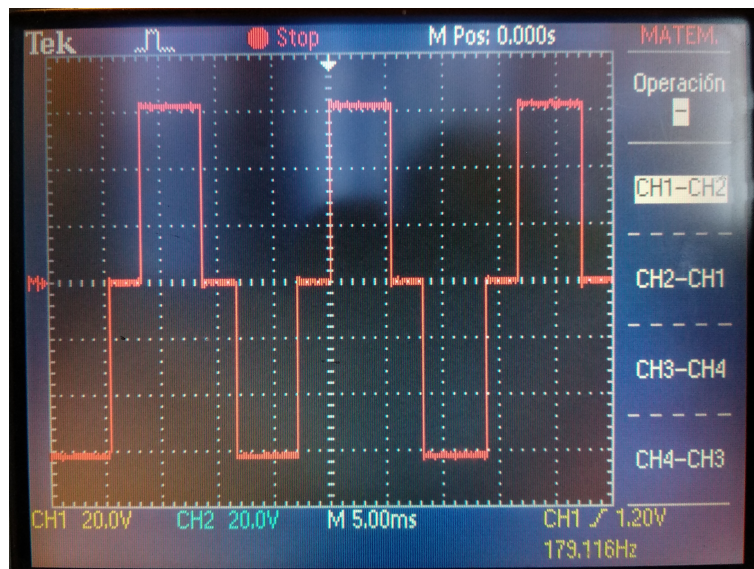


Figura 4.15 Señal de salida del segundo puente H.

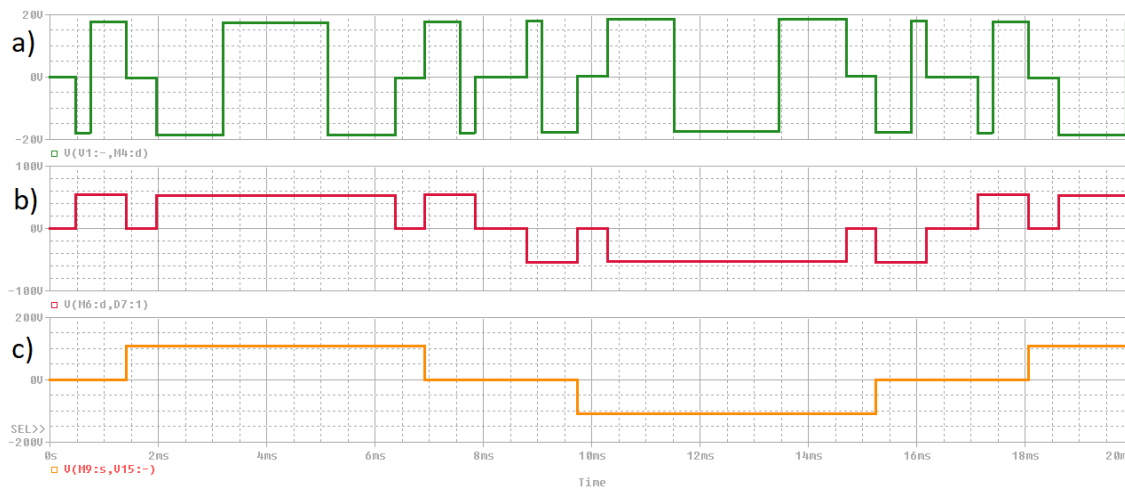


Figura 4.16 Señales de salida de cada puente H (a)Primer puente H, (b) Segundo puente H y (c)Tercer puente H.

4.2.2 Prueba con carga resistiva (con fuentes controladas)

Para la prueba con carga resistiva se utilizaron fuentes de alimentación de CD (BK Precision 1672), para que la prueba se desarrollara en un entorno controlado.



Figura 4.17 Fuente controlada (BK Precision 1672).

Para la prueba se escalaron los voltajes de alimentación de los puentes, debido a que el valor de voltaje máximo de las fuentes es de $60V_{cd}$, pero respetando la proporción de $V1 = V_{cd}$, $V2 = 3 \cdot V_{cd}$ y $V3 = 6 \cdot V_{cd}$. Por lo que $V1 = 13V_{cd}$, $V2 = 30V_{cd}$ y $V3 = 60V_{cd}$, como carga resistiva se utiliza un foco de $40W$ el cual demanda una corriente de $0.3A$, posteriormente se puso otro foco en paralelo de $100W$ para que la carga resistiva fuera mas grande, demandando una corriente de $0.8A$ (figura 4.21).

La señal de salida del inversor multinivel tiene un voltaje pico de $106V$, con una frecuencia de $59.59Hz$. Los picos transitorios que se observan en la señal de voltaje de salida del inversor multinivel se deben a la conmutación (encendido y apagado) de los IGBT.

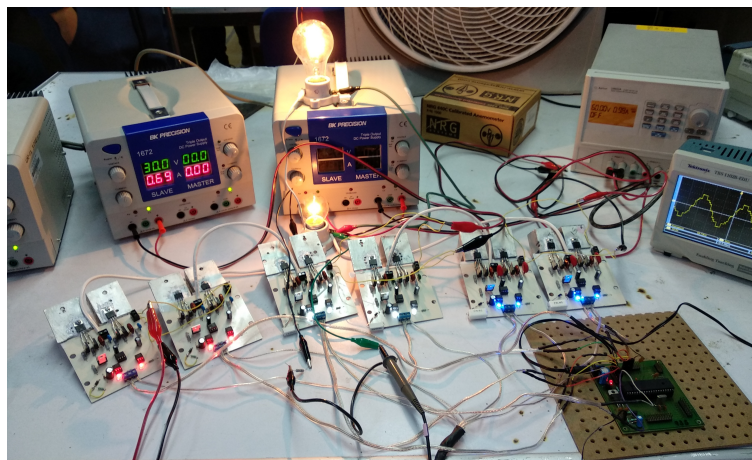


Figura 4.18 Inversor multinivel con fuentes controladas - carga resistiva.

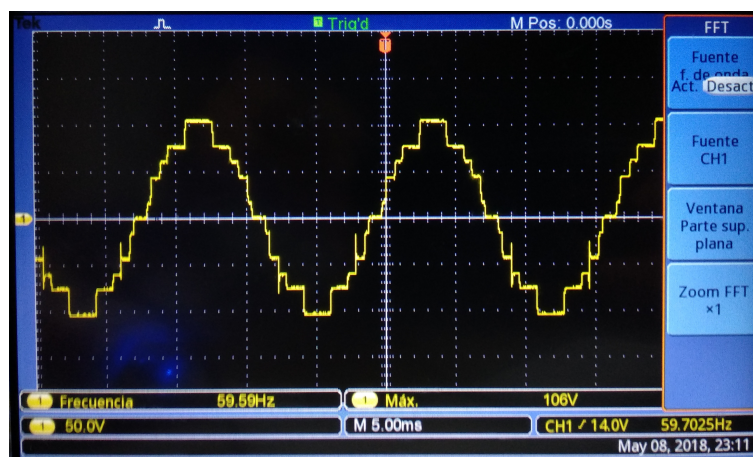


Figura 4.19 Señal de voltaje de salida del inversor multinivel con fuentes controladas.

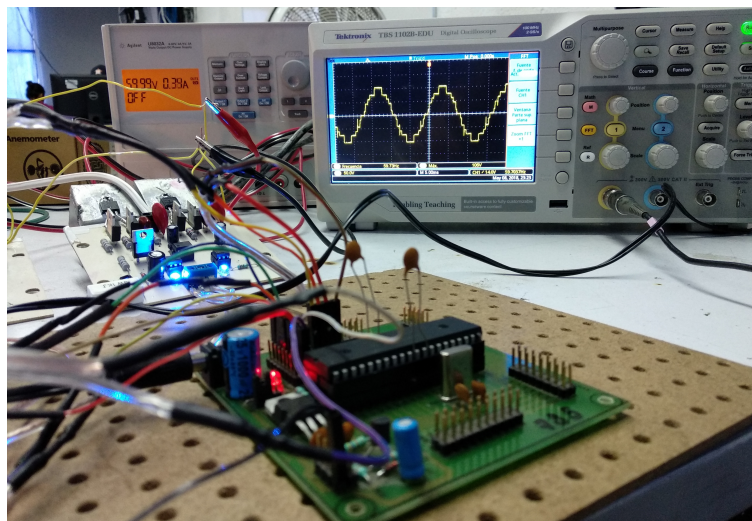


Figura 4.20 Control digital para el inversor multinivel con fuentes controladas.



Figura 4.21 Corriente demandada por carga resistiva (prueba con fuentes controladas).

4.2.3 Prueba con carga resistiva alimentado con paneles fotovoltaicos

Para la topología del inversor multinivel desarrollada, se necesitan tres fuentes de alimentación asimétricas escalonadas de corriente directa ($V1 = V_{cd}$, $V2 = 3 \cdot V_{cd}$, $V3 = 6 \cdot V_{cd}$), cada fuente para un puente H. Para alimentar los tres puentes H se realizó un arreglo de paneles fotovoltaicos (Kyocera KC130M). El arreglo de paneles es el siguiente:

1. Primer puente H se conecta un panel fotovoltaico ($20V_{cd}$).
2. Segundo puente H se conectan tres paneles fotovoltaicos en serie ($60V_{cd}$).
3. Tercer puente H se conectaron seis paneles fotovoltaicos en serie ($120V_{cd}$).

A la salida del inversor multinivel se conecta una carga resistiva (un foco de $100W$). Se utiliza un osciloscopio para observar la señal de salida del inversor (figura 4.25) y un analizador Fluke 43B para medir el porcentaje de THD y los componentes armónicos. La sonda del Fluke 43B es una sonda multiplicativa por diez, por lo que el valor de la corriente es diez veces mayor al real (figura 4.24).

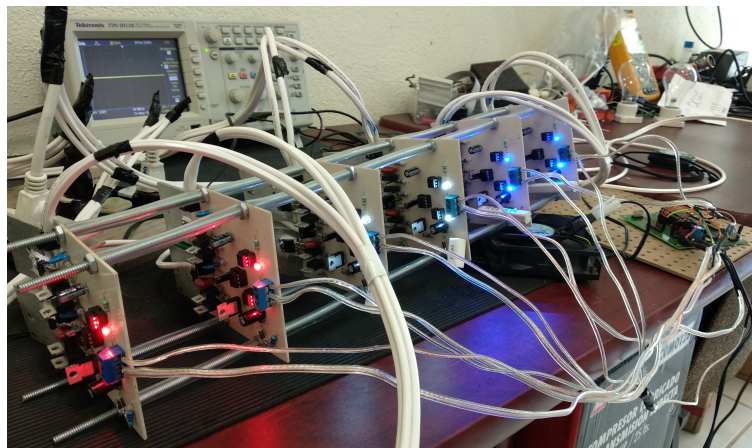


Figura 4.22 Prototipo de inversor multinivel.

La distorsión armónica total (THD) se encuentra dentro del rango especificado (8%) para interconexión a la red eléctrica con un valor de 7.9%.

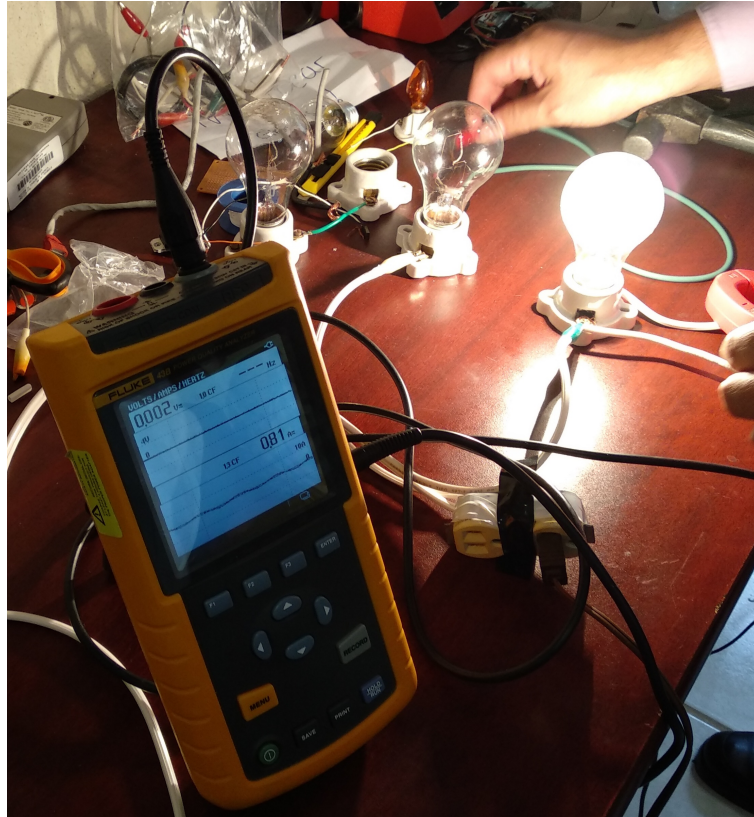


Figura 4.23 Carga resistiva a la salida del inversor multinivel.

La señal de voltaje a la salida del inversor multinivel (figura 4.25) tiene un voltaje pico-pico de $392V$, un voltaje RMS de $136V$, una frecuencia de $59.70Hz$ y un período de $16.75ms$.

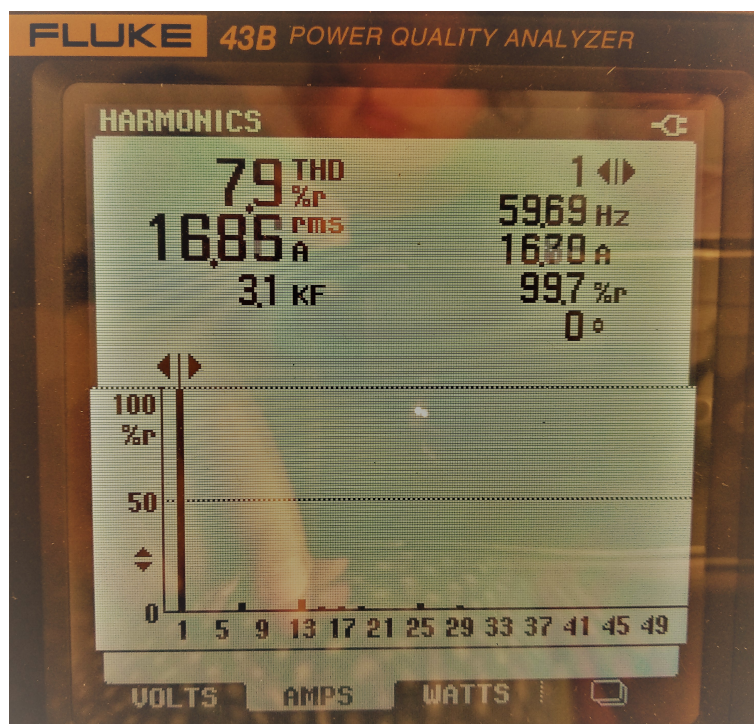


Figura 4.24 Componentes armónicos y %THD de corriente con carga resistiva.

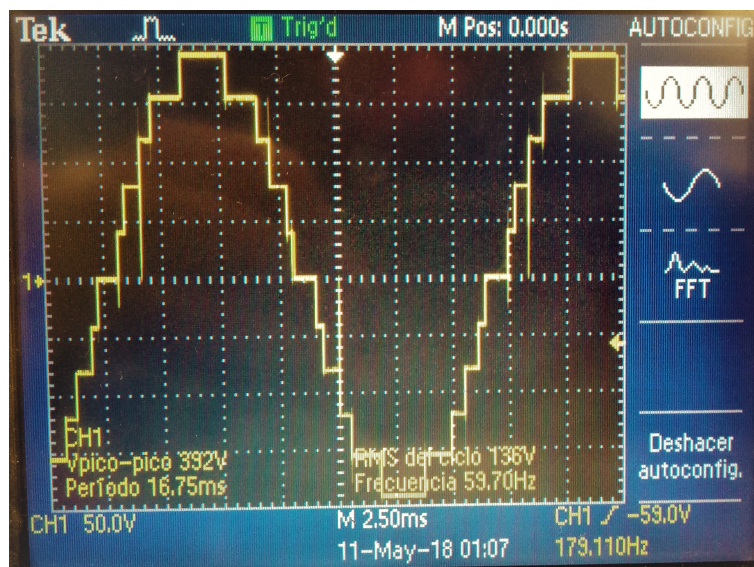


Figura 4.25 Señal de voltaje de salida del inversor multinivel con carga resistiva.

4.2.4 Prueba con carga inductiva alimentado con paneles fotovoltaicos

Para la prueba con carga inductiva se utilizó el motor de una esmeriladora marca Black and Decker. La alimentación de los puentes H sigue utilizando el mismo arreglo de paneles fotovoltaicos que en la prueba de la sección 4.2.3.



Figura 4.26 Motor de esmeriladora.

Se utiliza un osciloscopio para observar la señal de salida del inversor (figura 4.27) y un analizador Fluke 43B para medir la THD. La sonda del Fluke 43B es una sonda multiplicativa por diez, por lo que el valor de la corriente es diez veces mayor al real (figura 4.29).

En la figura 4.28 se observa la señal de corriente así como el valor real de la corriente que demanda la carga inductiva, para esto se desactiva la función multiplicativa de la sonda del Fluke 43B. La señal de voltaje no es visible debido a que no se posee la sonda para esta medición.

El porcentaje de THD en corriente aumenta debido al tipo de carga.

La señal de voltaje a la salida del inversor multinivel (figura 4.27) tiene un voltaje pico-pico de $422V$, un voltaje RMS de $144V$, una frecuencia de $59.70Hz$ y un período de $16.75ms$.

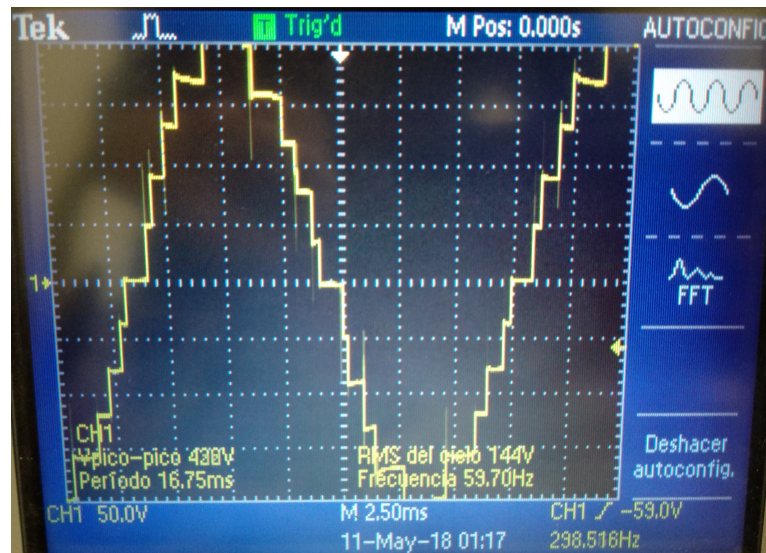


Figura 4.27 Señal de voltaje de salida del inversor multinivel con carga inductiva.

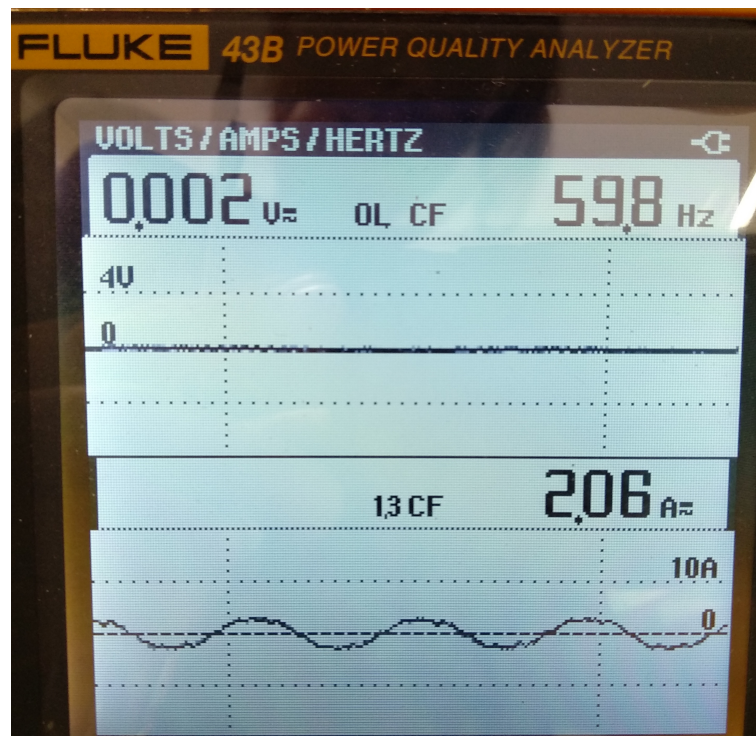


Figura 4.28 Señal de voltaje y corriente a la salida del inversor multinivel con carga inductiva.

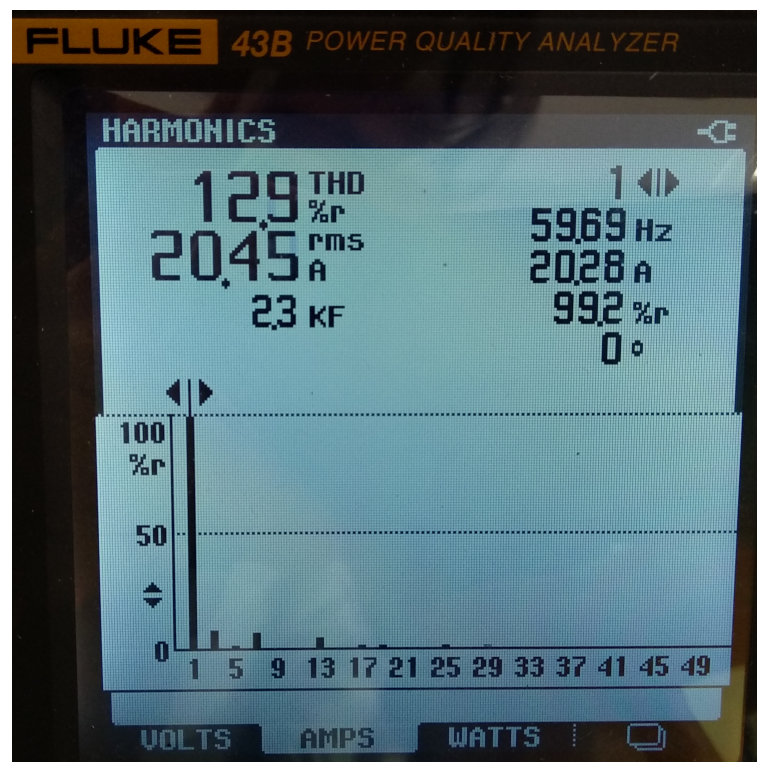


Figura 4.29 Componentes armónicos y %THD de corriente con carga inductiva.

4.2.5 Prueba de sincronización con línea

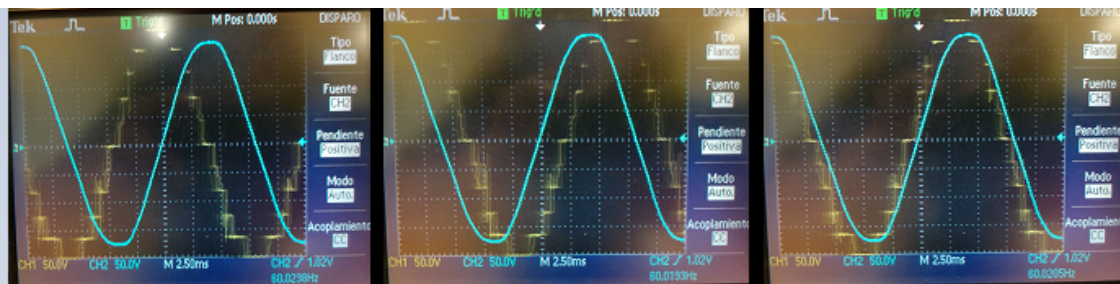


Figura 4.30 Desplazamiento entre señales.

En la figura 4.30, se observa como la señal sintetizada al tener una frecuencia diferente a la señal de la línea, estas se desplazan entre sí. Para corregir este fenómeno se utiliza un detector de cruce por cero que se muestra en la figura 4.5. Con lo cual se sincroniza la señal sintetizada con la señal de la línea para que sean compatibles y no exista peligro de un corto.

4.2.6 Prueba de interconexión a la red eléctrica

4.2.6.1 Prueba con carga resistiva (verificación de parámetros para interconexión a la red eléctrica)

Para realizar la prueba de inyección a red, se probó nuevamente el inversor con carga resistiva, arrojando resultados satisfactorios para poder realizar la inyección a red. Los resultados para carga resistiva previos a la inyección a red se muestran en las siguientes figuras 4.31, 4.32, 4.33 y 4.34.

Para observar las señales de voltaje y corrientes a la salida del inversor, así como los componentes armónicos y valores RMS de corriente y voltaje se utilizó un analizador Fluke 1735.

En las figuras 4.32 y 4.33, se puede observar que se cumple con los requerimientos de calidad de energía para interconexión a red.

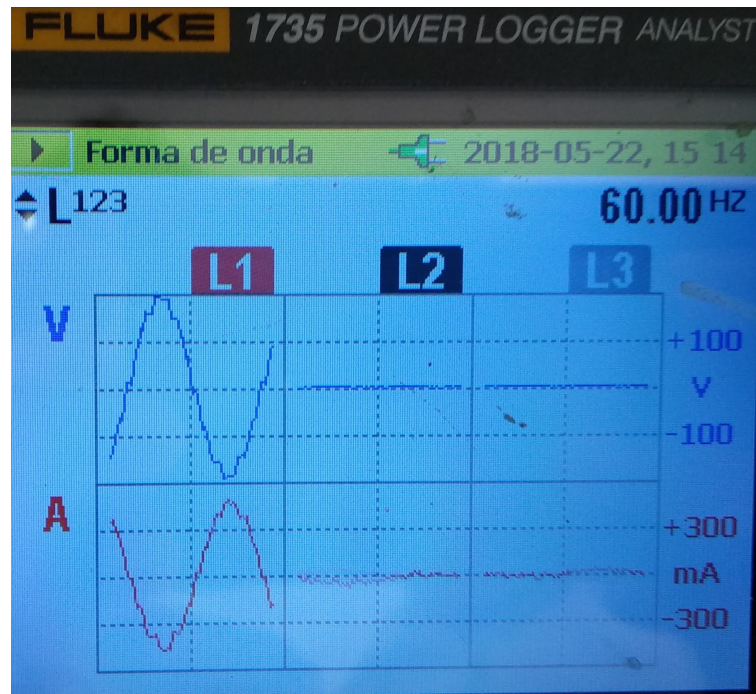


Figura 4.31 Señales de voltaje y corriente de salida con carga resistiva.

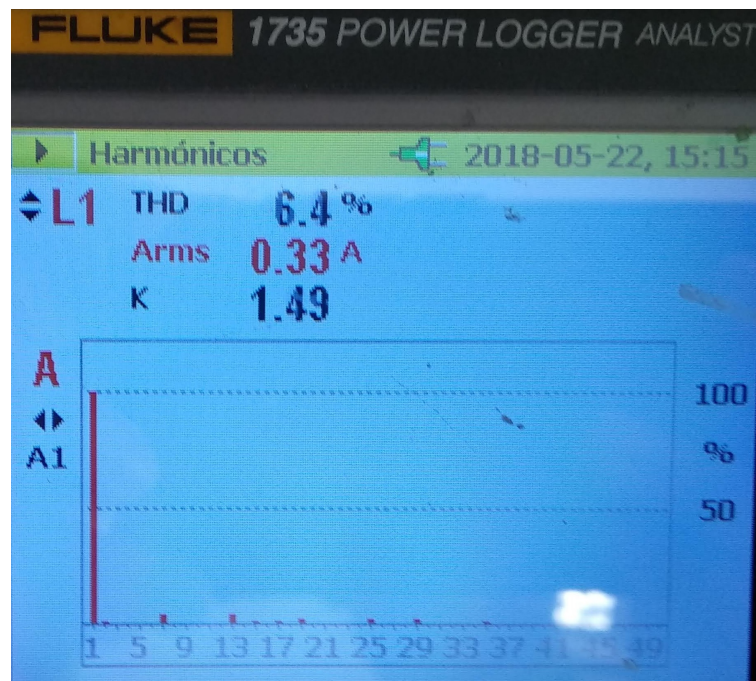


Figura 4.32 Componentes armónicos y %THD de corriente con carga resistiva.

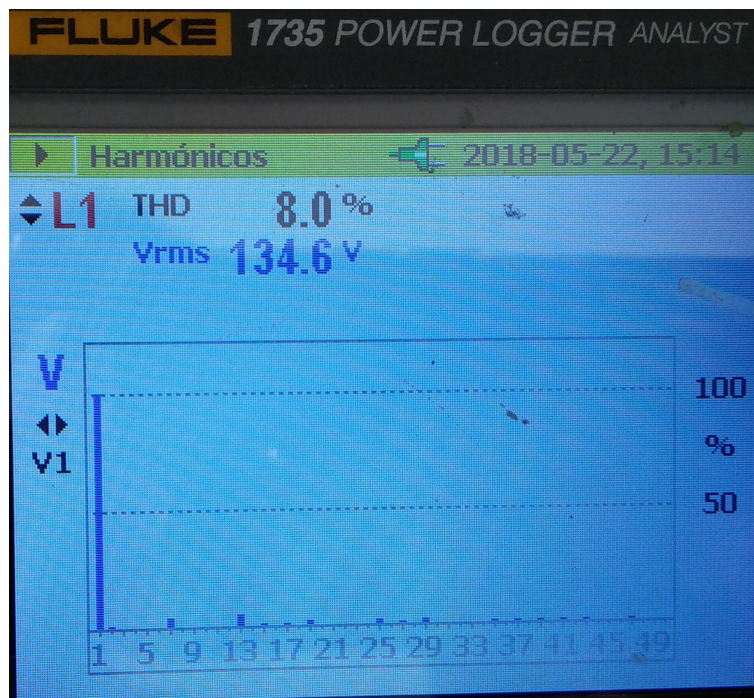


Figura 4.33 Componentes armónicos y %THD de voltaje con carga resistiva.

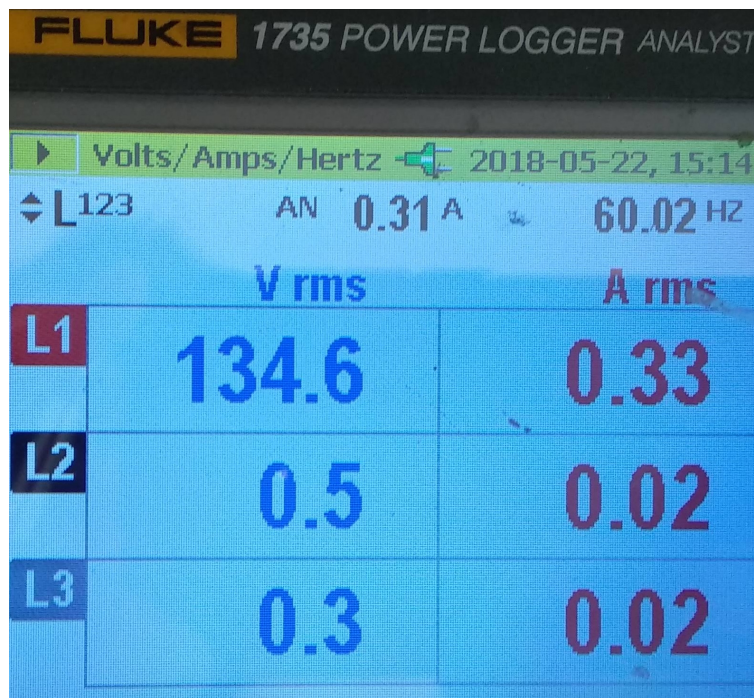


Figura 4.34 Valores RMS de voltaje y corriente con carga resistiva.

4.2.6.2 Prueba de interconexión a la red eléctrica con transformador de protección

La interconexión a la red eléctrica se hace de acuerdo al diagrama de la figura 4.35. La energía que se inyecta a la red, es la energía proveniente del arreglo de paneles fotovoltaicos.

Agregar

diagrama de interconexión a la red.

Figura 4.35 Diagrama de interconexión a la red eléctrica con transformador de protección.

En la figura 4.36, se puede observar la señal del flanco ascendente del circuito de detección de cruce por cero. Lo que puede explicarse que al detectar el cruce por cero de la señal de la red eléctrica, el pulso cambia de negativo a positivo.

Para la interconexión a la red eléctrica es necesario sincronizar la onda de voltaje de salida del inversor con la onda de voltaje de la red eléctrica. Se utiliza el circuito de detección de cruce por cero, para hacer que las dos ondas estén en fase, de lo contrario se generaría un corto entre las líneas.

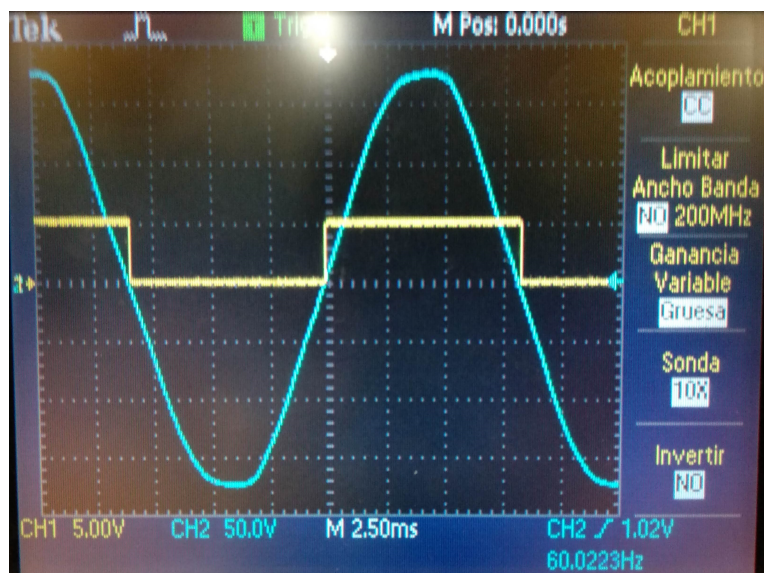


Figura 4.36 Detección de cruce por cero de la señal de CA de la red eléctrica.

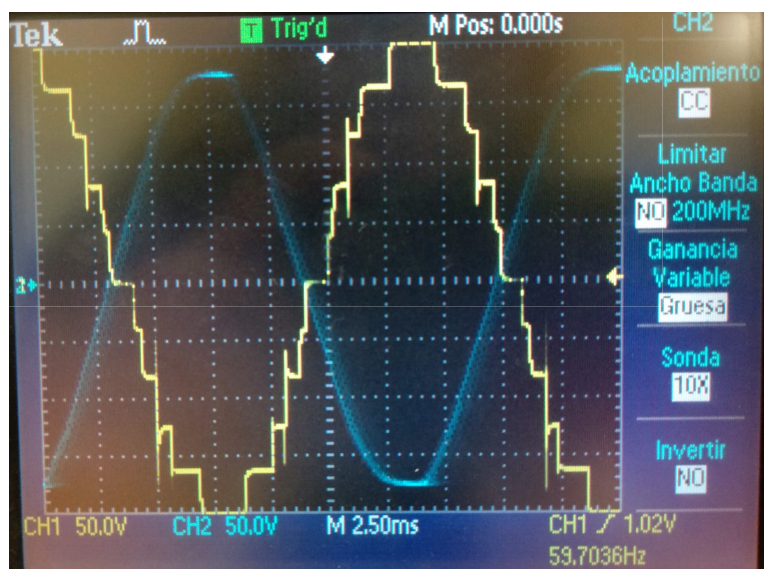


Figura 4.37 Señal de voltaje de salida del inversor en contra fase con señal de CA de la red eléctrica.

Se consiguió realizar la inyección de energía a la red eléctrica, la forma de onda del voltaje tiene el comportamiento de una onda sinusoidal, mientras que la onda de corriente presenta un comportamiento con mayor distorsión (figura 4.39), lo que provoca que el valor de %THD en corriente aumente (figura 4.41). Se logró hacer la inyección de energía a la red, esto se pudo observar a través de un medidor de disco de la CFE, ya que al realizar la inyección el disco gira

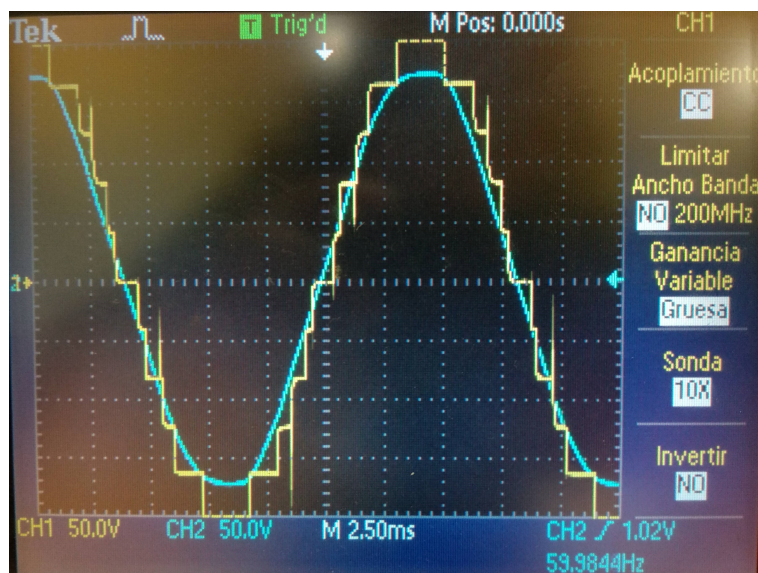


Figura 4.38 Señal de voltaje de salida del inversor en fase con señal de CA de la red eléctrica.

en sentido contrario a las manecillas del reloj. La señal observada durante la inyección a red se presenta en la figura .

De acuerdo al analizador Fluke 1735 se inyectaron 200W como se puede observar en la figura 4.44.

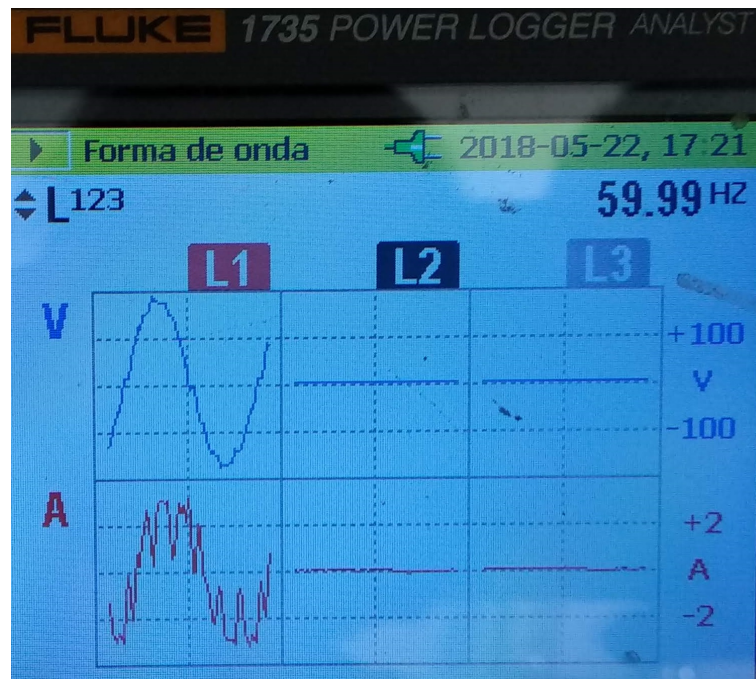


Figura 4.39 Señales de voltaje y corriente presentes en la línea durante inyección a la red eléctrica.

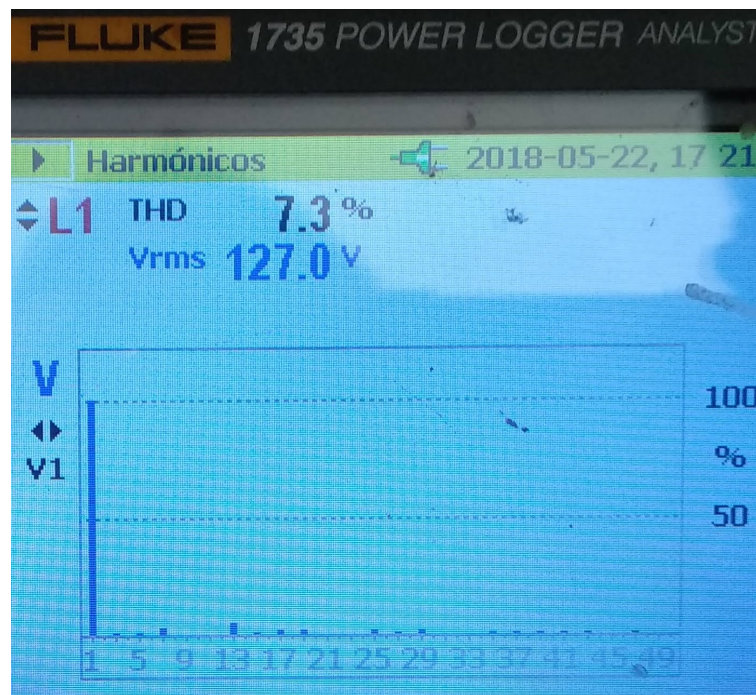


Figura 4.40 Componentes armónicos y %THD de voltaje durante inyección a la red eléctrica.

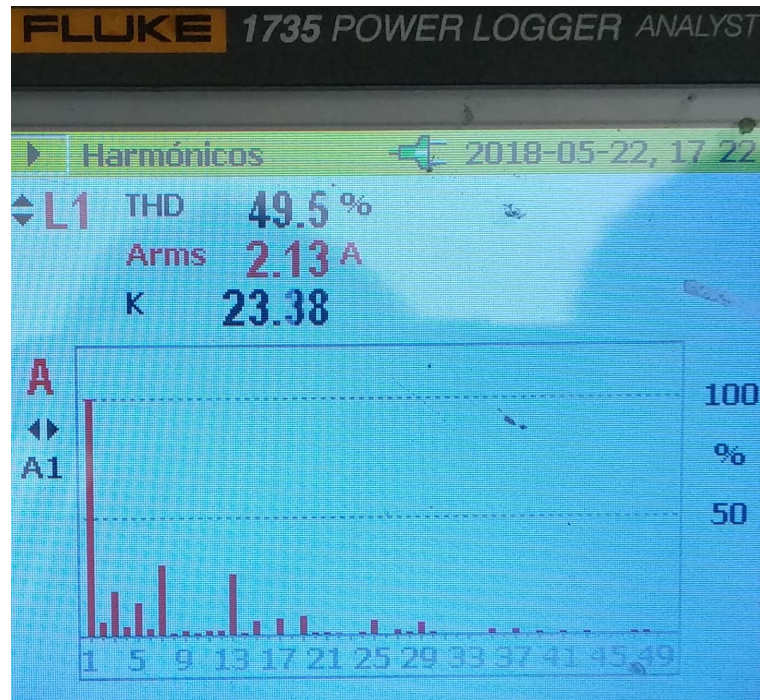


Figura 4.41 Componentes armónicos y %THD de corriente durante inyección a la red eléctrica.

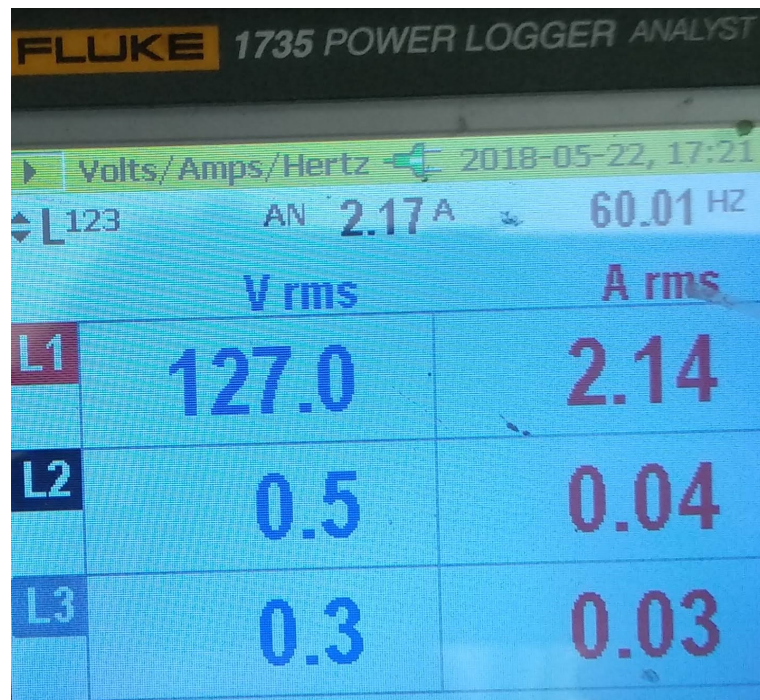


Figura 4.42 Valores RMS de voltaje y corriente durante inyección a la red eléctrica.

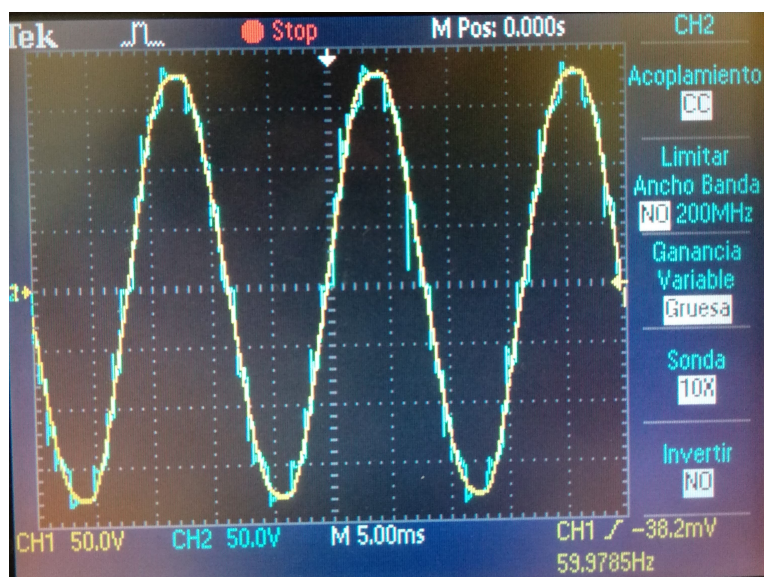


Figura 4.43 Señal de inyección a red con transformador de protección.

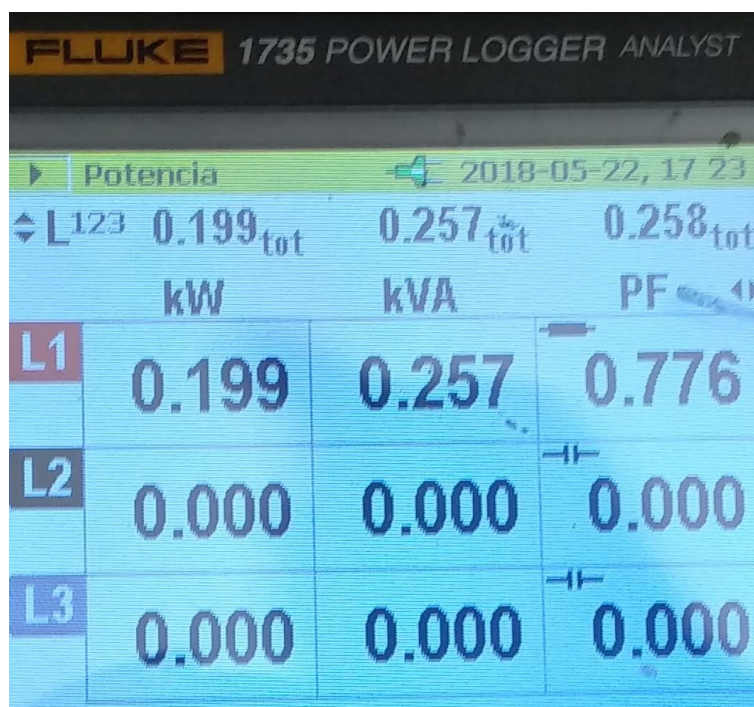


Figura 4.44 Potencia durante inyección a la red eléctrica.

4.2.6.3 Prueba de interconexión a la red eléctrica sin transformador de protección

La interconexión a la red eléctrica se hace de acuerdo al diagrama de la figura 4.45. La energía que se inyecta a la red, es la energía proveniente del arreglo de paneles fotovoltaicos.

Agregar diagrama de
interconexión sin
transformador de
protección

Figura 4.45 Diagrama de interconexión a la red eléctrica sin transformador de protección.

Para la interconexión a la red eléctrica es necesario sincronizar la onda de voltaje de salida del inversor con la onda de voltaje de la red eléctrica. Se utiliza el circuito de detección de cruce por cero, para hacer que las dos ondas estén en fase, de lo contrario se generaría un corto entre las líneas.

Sin el transformador de protección se tiene el fenómeno en que el sistema deja de inyectar energía a la red eléctrica.

Esto sin importar que la forma de onda del voltaje tiene el comportamiento de una onda sinusoidal con un valor muy pequeño de THD, mientras que la onda de corriente presenta una mayor distorsión (figura 4.48), lo que provoca que el valor de %THD en corriente aumente dramáticamente (figura 4.50). La inyección de energía a la red no fue satisfactoria, ya que el medidor de disco de la CFE permaneció estático. A pesar de que el analizador Fluke 1735 marcaba que se inyectaban $168W$ como se puede observar en la figura 4.52.

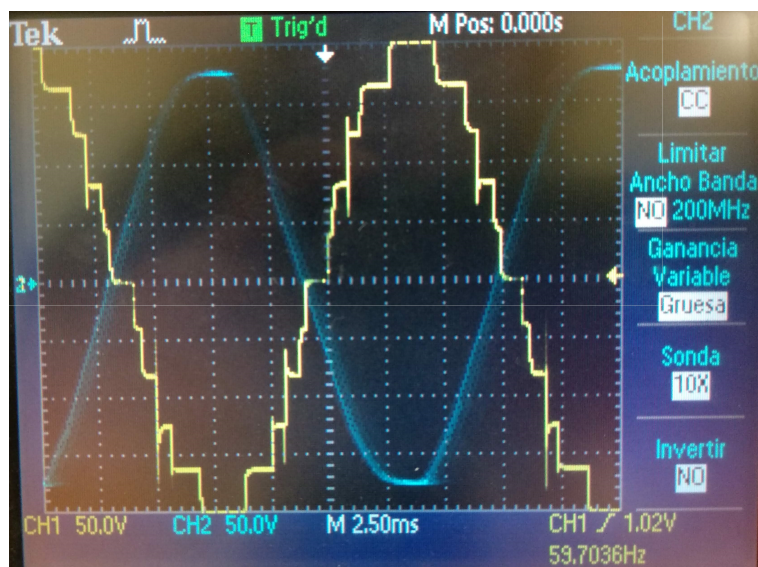


Figura 4.46 Señal de voltaje de salida del inversor en contra fase con señal de CA de la red eléctrica.

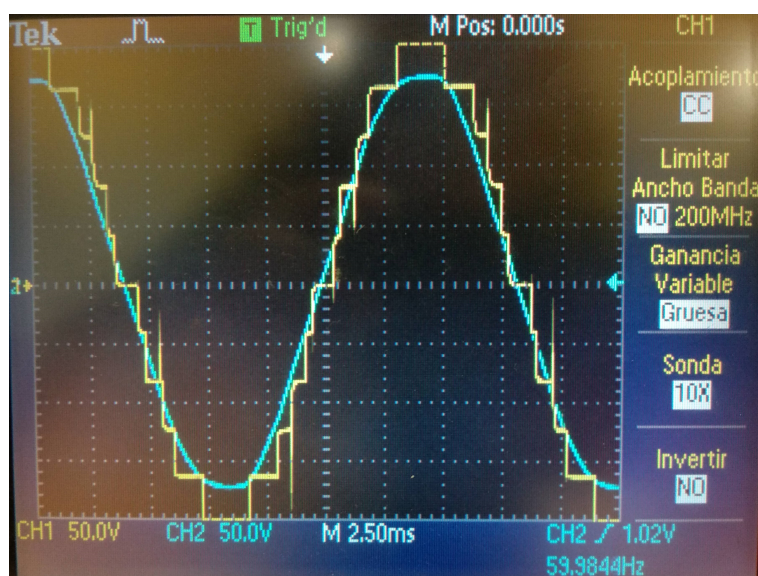


Figura 4.47 Señal de voltaje de salida del inversor en fase con señal de CA de la red eléctrica.

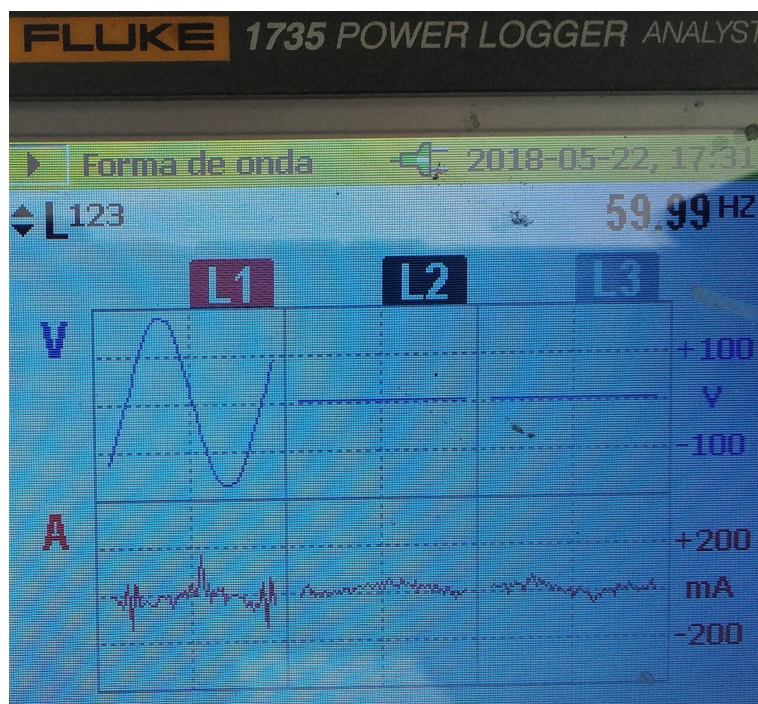


Figura 4.48 Señales de voltaje y corriente presentes en la línea sin transformador de protección.

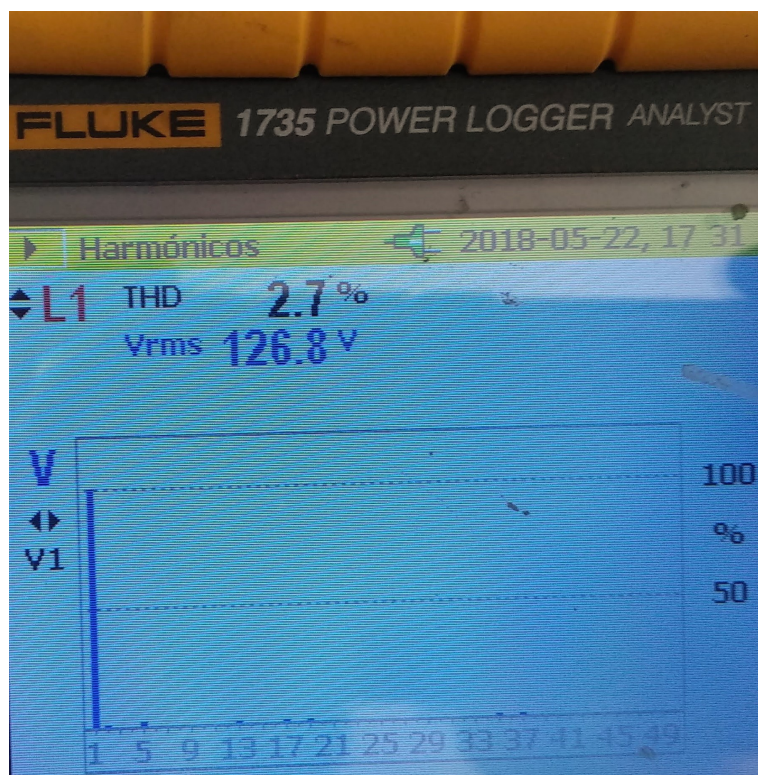


Figura 4.49 Componentes armónicos y %THD de voltaje sin transformador de protección.

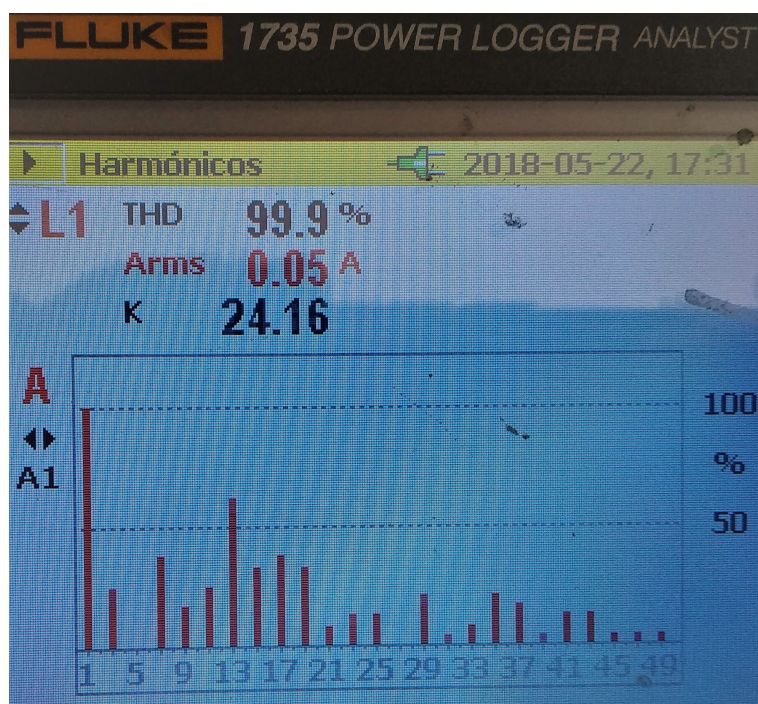


Figura 4.50 Componentes armónicos y %THD de corriente sin transformador de protección.

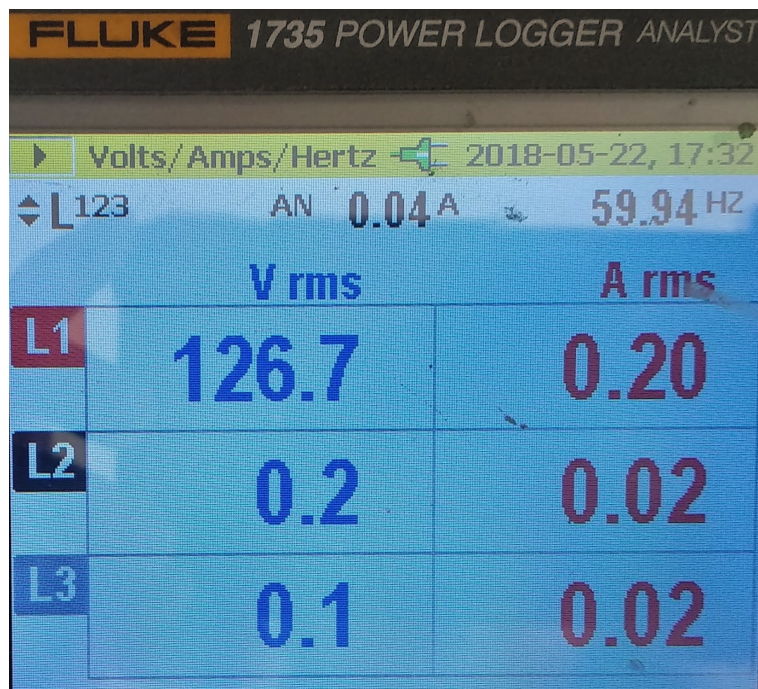


Figura 4.51 Valores RMS de voltaje y corriente sin transformador de protección.

The image shows the display of a FLUKE 1735 POWER LOGGER ANALYST. The screen displays power measurements for three phases: L1, L2, and L3. The total power measurements are shown at the top, and the individual phase measurements are shown in a table below.

	0.168 _{tot} kW	0.620 _{tot} kVA	0.090 _{tot} PF
L1	0.168	0.620	0.271
L2	0.000	0.000	0.000
L3	0.000	0.000	0.000


Figura 4.52 Potencia presente sin transformador de protección.

Conclusiones

Fue posible diseñar y construir un prototipo de un inversor multinivel de 11 niveles mediante la técnica de eliminación selectiva de armónicos (SHE). La cual es una técnica de modulación estática, por lo que si se busca que el prototipo trabaje de manera autónoma ajustándose a los cambios de frecuencia que existen en la red eléctrica, esta técnica no es óptima cuando se tienen variaciones grandes de frecuencia, para lo cual es necesario la medición de frecuencia y que automáticamente controle si se continúa trabajando o se apaga para no ser dañado.

Se observó que el transformador de protección permite una inyección más eficiente de energía a la red eléctrica.

Apéndice A: Hojas de datos PIC16F887A



PIC16F87XA

28/40/44-Pin Enhanced Flash Microcontrollers

Devices Included in this Data Sheet:

- PIC16F873A
- PIC16F874A
- PIC16F876A
- PIC16F877A

High-Performance RISC CPU:

- Only 35 single-word instructions to learn
- All single-cycle instructions except for program branches, which are two-cycle
- Operating speed: DC – 20 MHz clock input
DC – 200 ns instruction cycle
- Up to 8K x 14 words of Flash Program Memory, Up to 368 x 8 bytes of Data Memory (RAM), Up to 256 x 8 bytes of EEPROM Data Memory
- Pinout compatible to other 28-pin or 40/44-pin PIC16CXXX and PIC16FXXX microcontrollers

Peripheral Features:

- Timer0: 8-bit timer/counter with 8-bit prescaler
- Timer1: 16-bit timer/counter with prescaler, can be incremented during Sleep via external crystal/clock
- Timer2: 8-bit timer/counter with 8-bit period register, prescaler and postscaler
- Two Capture, Compare, PWM modules
 - Capture is 16-bit, max. resolution is 12.5 ns
 - Compare is 16-bit, max. resolution is 200 ns
 - PWM max. resolution is 10-bit
- Synchronous Serial Port (SSP) with SPI™ (Master mode) and I²C™ (Master/Slave)
- Universal Synchronous Asynchronous Receiver Transmitter (USART/SCI) with 9-bit address detection
- Parallel Slave Port (PSP) – 8 bits wide with external RD, WR and CS controls (40/44-pin only)
- Brown-out detection circuitry for Brown-out Reset (BOR)

Analog Features:

- 10-bit, up to 8-channel Analog-to-Digital Converter (A/D)
- Brown-out Reset (BOR)
- Analog Comparator module with:
 - Two analog comparators
 - Programmable on-chip voltage reference (V_{REF}) module
 - Programmable input multiplexing from device inputs and internal voltage reference
 - Comparator outputs are externally accessible

Special Microcontroller Features:

- 100,000 erase/write cycle Enhanced Flash program memory typical
- 1,000,000 erase/write cycle Data EEPROM memory typical
- Data EEPROM Retention > 40 years
- Self-reprogrammable under software control
- In-Circuit Serial Programming™ (ICSP™) via two pins
- Single-supply 5V In-Circuit Serial Programming
- Watchdog Timer (WDT) with its own on-chip RC oscillator for reliable operation
- Programmable code protection
- Power saving Sleep mode
- Selectable oscillator options
- In-Circuit Debug (ICD) via two pins

CMOS Technology:

- Low-power, high-speed Flash/EEPROM technology
- Fully static design
- Wide operating voltage range (2.0V to 5.5V)
- Commercial and Industrial temperature ranges
- Low-power consumption

Device	Program Memory		Data SRAM (Bytes)	EEPROM (Bytes)	I/O	10-bit A/D (ch)	CCP (PWM)	MSSP		USART	Timers 8/16-bit	Comparators
	Bytes	# Single Word Instructions						SPI	Master I ² C			
PIC16F873A	7.2K	4096	192	128	22	5	2	Yes	Yes	Yes	2/1	2
PIC16F874A	7.2K	4096	192	128	33	8	2	Yes	Yes	Yes	2/1	2
PIC16F876A	14.3K	8192	368	256	22	5	2	Yes	Yes	Yes	2/1	2
PIC16F877A	14.3K	8192	368	256	33	8	2	Yes	Yes	Yes	2/1	2

Figura A.1 Información del PIC16F887A.

Apéndice B: Hoja de datos del MUR1520

MUR1510, MUR1515, MUR1520, MUR1540, MUR1560, MURF1560

Preferred Devices

SWITCHMODE™ Power Rectifiers

These state-of-the-art devices are a series designed for use in switching power supplies, inverters and as free wheeling diodes.

Features

- Ultrafast 35 and 60 Nanosecond Recovery Time
- 175°C Operating Junction Temperature
- High Voltage Capability to 600 V
- Low Forward Drop
- Low Leakage Specified @ 150°C Case Temperature
- Current Derating Specified @ Both Case and Ambient Temperatures
- Pb-Free Packages are Available*

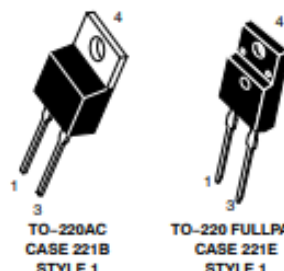
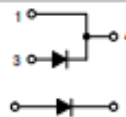
Mechanical Characteristics:

- Case: Epoxy, Molded
- Weight: 1.9 Grams (Approximately)
- Finish: All External Surfaces Corrosion Resistant and Terminal Leads are Readily Solderable
- Lead Temperature for Soldering Purposes: 260°C Max. for 10 Seconds

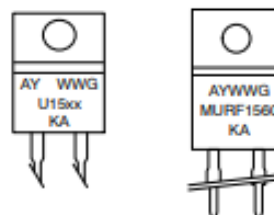


ON Semiconductor®

ULTRAFAST RECTIFIERS 15 AMPERES, 100–600 VOLTS



MARKING DIAGRAMS



A = Assembly Location
Y = Year
WW = Work Week
G = Pb-Free Package
U15xx = Device Code
xx = 10, 15, 20, 40 or 60
KA = Diode Polarity

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 7 of this data sheet.

Preferred devices are recommended choices for future use and best overall value.

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

Figura B.1 Hoja de datos del MUR1520.

Apéndice C: Hoja de datos del IRGB4062D

International
IR Rectifier

IRGB4062DPbF
IRGP4062DPbF
IRGP4062D-EPbF

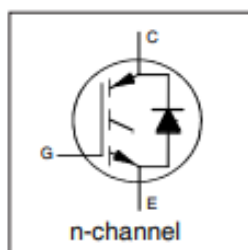
INSULATED GATE BIPOLAR TRANSISTOR WITH ULTRAFAST SOFT RECOVERY DIODE

Features

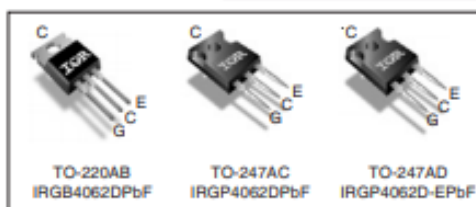
- Low $V_{CE(ON)}$ Trench IGBT Technology
- Low switching losses
- Maximum Junction temperature 175 °C
- 5 μ S short circuit SOA
- Square RBSOA
- 100% of the parts tested for I_{LM} $\text{\textcircled{D}}$
- Positive $V_{CE(ON)}$ Temperature co-efficient
- Ultra fast soft Recovery Co-Pak Diode
- Tight parameter distribution
- Lead Free Package

Benefits

- High Efficiency in a wide range of applications
- Suitable for a wide range of switching frequencies due to Low $V_{CE(ON)}$ and Low Switching losses
- Rugged transient Performance for increased reliability
- Excellent Current sharing in parallel operation
- Low EMI



$V_{CES} = 600V$
 $I_C = 24A, T_C = 100^\circ C$
 $t_{SC} \geq 5\mu s, T_{J(max)} = 175^\circ C$
 $V_{CE(on)} \text{ typ.} = 1.65V$



G	C	E
Gate	Collector	Emitter

Absolute Maximum Ratings

Parameter	Max.	Units
V_{CES} Collector-to-Emitter Voltage	600	V
I_C $\text{\textcircled{D}}$ $T_C = 25^\circ C$ Continuous Collector Current	48	A
I_C $\text{\textcircled{D}}$ $T_C = 100^\circ C$ Continuous Collector Current	24	
I_{CM} Pulse Collector Current, $V_{CE} = 15V$	72	
I_{LM} Clamped Inductive Load Current, $V_{CE} = 20V$ $\text{\textcircled{D}}$	96	
I_F $\text{\textcircled{D}}$ $T_C = 25^\circ C$ Diode Continuous Forward Current	48	
I_F $\text{\textcircled{D}}$ $T_C = 100^\circ C$ Diode Continuous Forward Current	24	
I_{FM} Diode Maximum Forward Current $\text{\textcircled{D}}$	96	V
V_{GE} Continuous Gate-to-Emitter Voltage	± 20	
Transient Gate-to-Emitter Voltage	± 30	
P_{tot} $\text{\textcircled{D}}$ $T_C = 25^\circ C$ Maximum Power Dissipation	250	W
P_{tot} $\text{\textcircled{D}}$ $T_C = 100^\circ C$ Maximum Power Dissipation	125	
T_J Operating Junction and T_{STG} Storage Temperature Range	-55 to +175	°C
T_{solder} Soldering Temperature, for 10 sec.	300 (0.063 in. (1.6mm) from case)	
Mounting Torque, 6-32 or M3 Screw	10 lbf-in (1.1 N-m)	

Thermal Resistance

Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$ (IGBT) Thermal Resistance Junction-to-Case-(each IGBT) TO-220AB	—	—	0.60	°C/W
$R_{\theta JC}$ (Diode) Thermal Resistance Junction-to-Case-(each Diode) TO-220AB	—	—	1.53	
$R_{\theta JC}$ (IGBT) Thermal Resistance Junction-to-Case-(each IGBT) TO-247	—	—	0.65	
$R_{\theta JC}$ (Diode) Thermal Resistance Junction-to-Case-(each Diode) TO-247	—	—	1.62	
$R_{\theta CS}$ Thermal Resistance, Case-to-Sink (flat, greased surface)	—	0.50	—	
$R_{\theta JA}$ Thermal Resistance, Junction-to-Ambient (typical socket mount)	—	80	—	

Figura C.1 Hoja de datos del IRGB4062D.

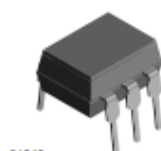
Apéndice D: Hoja de datos del 4N26

4N25, 4N26, 4N27, 4N28

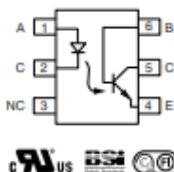
Vishay Semiconductors



Optocoupler, Phototransistor Output, with Base Connection



21842



FEATURES

- Isolation test voltage 5000 V_{RMS}
- Interfaces with common logic families
- Input-output coupling capacitance < 0.5 pF
- Industry standard dual-in-line 6 pin package
- Compliant to RoHS directive 2002/95/EC and in accordance to WEEE 2002/96/EC



RoHS
COMPLIANT

APPLICATIONS

- AC mains detection
- Reed relay driving
- Switch mode power supply feedback
- Telephone ring detection
- Logic ground isolation
- Logic coupling with high frequency noise rejection

AGENCY APPROVALS

- UL1577, file no. E52744
- BSI: EN 60065:2002, EN 60950:2000
- FIMKO: EN 60950, EN 60065, EN 60335

DESCRIPTION


The 4N25 family is an industry standard single channel phototransistor coupler. This family includes the 4N25, 4N26, 4N27, 4N28. Each optocoupler consists of gallium arsenide infrared LED and a silicon NPN phototransistor.

ORDER INFORMATION	
PART	REMARKS
4N25	CTR > 20 %, DIP-6
4N26	CTR > 20 %, DIP-6
4N27	CTR > 10 %, DIP-6
4N28	CTR > 10 %, DIP-6

ABSOLUTE MAXIMUM RATINGS ⁽¹⁾				
PARAMETER	TEST CONDITION	SYMBOL	VALUE	UNIT
INPUT				
Reverse voltage		V _{RI}	5	V
Forward current		I _F	60	mA
Surge current	t ≤ 10 μs	I _{FSM}	3	A
Power dissipation		P _{diss}	100	mW
OUTPUT				
Collector emitter breakdown voltage		V _{CEO}	70	V
Emitter base breakdown voltage		V _{EB0}	7	V
Collector current		I _C	50	mA
	t ≤ 1 ms	I _C	100	mA
Power dissipation		P _{diss}	150	mW

Figura D.1 Hoja de datos del 4N26.


Apéndice E: Hoja de datos del FAN7382



FAIRCHILD
SEMICONDUCTOR

FAN7382
High- and Low-Side Gate Driver

February 2007



Features

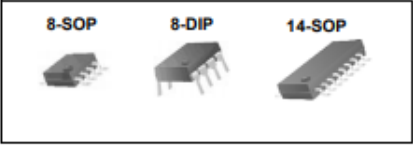
- Floating Channels Designed for Bootstrap Operation to +600V
- Typically 350mA/650mA Sourcing/Sinking Current Driving Capability for Both Channels
- Common-Mode dv/dt Noise Canceling Circuit
- Extended Allowable Negative V_S Swing to -9.8V for Signal Propagation at $V_{CC}=V_{BS}=15V$
- V_{CC} & V_{BS} Supply Range from 10V to 20V
- UVLO Functions for Both Channels
- TTL Compatible Input Logic Threshold Levels
- Matched Propagation Delay Below 50nsec
- Output In-phase with Input Signal

Applications

- PDP Scan Driver
- Fluorescent Lamp Ballast
- SMPS
- Motor Driver

Description

The FAN7382, a monolithic high and low side gate-drive IC, can drive MOSFETs and IGBTs that operate up to +600V. Fairchild's high-voltage process and common-mode noise canceling technique provides stable operation of the high-side driver under high-dv/dt noise circumstances. An advanced level-shift circuit allows high-side gate driver operation up to $V_S=-9.8V$ (typical) for $V_{BS}=15V$. The input logic level is compatible with standard TTL-series logic gates. UVLO circuits for both channels prevent malfunction when V_{CC} or V_{BS} is lower than the specified threshold voltage. Output drivers typically source/sink 350mA/650mA, respectively, which is suitable for fluorescent lamp ballasts, PDP scan drivers, motor controls, etc.



Ordering Information

Part Number	Package	Pb-Free	Operating Temperature Range	Packing Method
FAN7382N	8-DIP	Yes	-40°C ~ 125°C	Tube
FAN7382M ⁽¹⁾	8-SOP			Tube
FAN7382MX ⁽¹⁾				Tape & Reel
FAN7382M1 ⁽¹⁾	14-SOP			Tube
FAN7382M1X ⁽¹⁾		Tape & Reel		

Note:

1. These devices passed wave soldering test by JESD22A-111.

FAN7382 High- and Low-Side Gate Driver

Figura E.1 Hoja de datos del FAN7382.

Apéndice F: Hoja de datos del 1N4744A



www.vishay.com

1N4728A to 1N4764A

Vishay Semiconductors

Zener Diodes



FEATURES

- Silicon planar power Zener diodes
- For use in stabilizing and clipping circuits with high power rating
- Standard Zener voltage tolerance is $\pm 5\%$
- AEC-Q101 qualified
- Material categorization: for definitions of compliance please see www.vishay.com/doc?99912



RoHS
COMPLIANT
HALOGEN
FREE

APPLICATIONS

- Voltage stabilization

PRIMARY CHARACTERISTICS

PARAMETER	VALUE	UNIT
V_Z range nom.	3.3 to 100	V
Test current I_{ZT}	2.5 to 76	mA
V_Z specification	Thermal equilibrium	
Int. construction	Single	

ORDERING INFORMATION

DEVICE NAME	ORDERING CODE	TAPED UNITS PER REEL	MINIMUM ORDER QUANTITY
1N4728A to 1N4764A	1N4728A to 1N4764A -series-TR	5000 per 13" reel	25 000/box
1N4728A to 1N4764A	1N4728A to 1N4764A-series-TAP	5000 per ammpack (52 mm tape)	25 000/box

PACKAGE

PACKAGE NAME	WEIGHT	MOLDING COMPOUND FLAMMABILITY RATING	MOISTURE SENSITIVITY LEVEL	SOLDERING CONDITIONS
DO-41	310 mg	UL 94 V-0	MSL level 1 (according J-STD-020)	260 °C/10 s at terminals

ABSOLUTE MAXIMUM RATINGS ($T_{amb} = 25\text{ °C}$, unless otherwise specified)

PARAMETER	TEST CONDITION	SYMBOL	VALUE	UNIT
Power dissipation	Valid provided that leads at a distance of 4 mm from case are kept at ambient temperature	P_{tot}	1300	mW
Zener current		I_Z	P_V/V_Z	mA
Thermal resistance junction to ambient air	Valid provided that leads at a distance of 4 mm from case are kept at ambient temperature	R_{thJA}	110	K/W
Junction temperature		T_J	175	°C
Storage temperature range		T_{stg}	-65 to +175	°C
Forward voltage (max.)	$I_F = 200\text{ mA}$	V_F	1.2	V

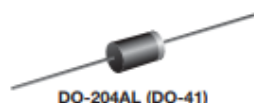
Figura F.1 Hoja de datos del 1N4744A.

Apéndice G: Hoja de datos del 1N4007


1N4001 thru 1N4007

Vishay General Semiconductor

General Purpose Plastic Rectifier



DO-204AL (DO-41)

FEATURES

- Low forward voltage drop
- Low leakage current
- High forward surge capability
- Solder dip 275 °C max. 10 s, per JESD 22-B106
- Compliant to RoHS Directive 2002/95/EC and in accordance to WEEE 2002/96/EC


 RoHS
COMPLIANT

TYPICAL APPLICATIONS

For use in general purpose rectification of power supplies, inverters, converters and freewheeling diodes application.

Note

- These devices are not AEC-Q101 qualified.

MECHANICAL DATA

Case: DO-204AL, molded epoxy body
Molding compound meets UL 94 V-0 flammability rating
Base P/N-E3 - RoHS compliant, commercial grade

Terminals: Matte tin plated leads, solderable per J-STD-002 and JESD 22-B102

E3 suffix meets JESD 201 class 1A whisker test

Polarity: Color band denotes cathode end

PRIMARY CHARACTERISTICS	
$I_{F(AV)}$	1.0 A
V_{RRM}	50 V to 1000 V
I_{FSM} (8.3 ms sine-wave)	30 A
I_{FSM} (square wave $t_p = 1$ ms)	45 A
V_F	1.1 V
I_R	5.0 μ A
T_J max.	150 °C

MAXIMUM RATINGS ($T_A = 25$ °C unless otherwise noted)									
PARAMETER	SYMBOL	1N4001	1N4002	1N4003	1N4004	1N4005	1N4006	1N4007	UNIT
Maximum repetitive peak reverse voltage	V_{RRM}	50	100	200	400	600	800	1000	V
Maximum RMS voltage	V_{RMS}	35	70	140	280	420	560	700	V
Maximum DC blocking voltage	V_{DC}	50	100	200	400	600	800	1000	V
Maximum average forward rectified current 0.375" (9.5 mm) lead length at $T_A = 75$ °C	$I_{F(AV)}$	1.0							A
Peak forward surge current 8.3 ms single half sine-wave superimposed on rated load	I_{FSM}	30							A
Non-repetitive peak forward surge current square waveform $T_A = 25$ °C (fig. 3)	$t_p = 1$ ms	45							A
	$t_p = 2$ ms	35							
	$t_p = 5$ ms	30							
Maximum full load reverse current, full cycle average 0.375" (9.5 mm) lead length $T_L = 75$ °C	$I_{R(AV)}$	30							μ A
Rating for fusing ($t < 8.3$ ms)	I^2t (†)	3.7							A ² s
Operating junction and storage temperature range	T_J, T_{STG}	- 50 to + 150							°C

Figura G.1 Hoja de datos del 1N4007.

Apéndice H: MathCad 14 Solución de ecuaciones

Calcular variables para SHE

$$a := 0.1 \quad b := 0.4 \quad c := 0.7 \quad d := 1 \quad e := 1.3$$

$$f := 3 \quad M := 1.3$$

Dado

$$\frac{\pi}{2} = 1.571$$

$$\cos(a) + \cos(b) + \cos(c) + \cos(d) + \cos(e) = M \cdot f$$

$$\cos(3 \cdot a) + \cos(3 \cdot b) + \cos(3 \cdot c) + \cos(3 \cdot d) + \cos(3 \cdot e) = 0$$

$$\cos(5 \cdot a) + \cos(5 \cdot b) + \cos(5 \cdot c) + \cos(5 \cdot d) + \cos(5 \cdot e) = 0$$

$$\cos(9 \cdot a) + \cos(9 \cdot b) + \cos(9 \cdot c) + \cos(9 \cdot d) + \cos(9 \cdot e) = 0$$

$$\cos(11 \cdot a) + \cos(11 \cdot b) + \cos(11 \cdot c) + \cos(11 \cdot d) + \cos(11 \cdot e) = 0$$

Res := Find(a, b, c, d, e)

$$\text{Res} = \begin{pmatrix} 0.18 \\ 0.285 \\ 0.533 \\ 0.739 \\ 1.207 \end{pmatrix}$$

$$\begin{aligned} \text{complemento} &:= \pi - \text{Res} \\ \text{complemento} &= \begin{pmatrix} 2.962 \\ 2.857 \\ 2.609 \\ 2.403 \\ 1.934 \end{pmatrix} \end{aligned}$$

$$\text{tiempo} := \frac{\text{Res} \cdot 8.33}{\pi}$$

$$\text{tiempo2} := \frac{\text{complemento} \cdot 8.33}{\pi}$$

$$\text{tiempo} = \begin{pmatrix} 0.477 \\ 0.754 \\ 1.412 \\ 1.959 \\ 3.201 \end{pmatrix}$$

$$\text{tiempo2} = \begin{pmatrix} 7.853 \\ 7.576 \\ 6.918 \\ 6.371 \\ 5.129 \end{pmatrix}$$

Figura H.1 MathCad 14 Solución de ecuaciones.

Apéndice I: Análisis de costos

No.	Parte	Descripción	Costo p/u	Subtotal
12	IRGB4062D	IRGB CON DIODO 600V 24A	37	444
12	4N26	OPTOACOPLADOR SALIDA TRANSISTOR NPN	9.5	114
4		LED 5MM ROJO ULTRABRILLANTE ENANO 3 CHIPS	3	12
4		LED 5MM BLANCO ULTRABRILLANTE ENANO 3 CHIPS	3	12
4		LED 5MM AZUL ULTRABRILLANTE ENANO 3 CHIPS	3	12
6	FAN7382	DRIVER MOSFET IGBT HASTA 600V	42	252
30	MUR1520G	RECUPERACION ULTRA RAPIDA 200V 15A	25	750
6	CE-220/25V-TEAPO	CAPACITOR ELECTROLITICO 220 UF 25V	7	42
6	CE-22/50V-TEAPO	CAPACITOR ELECTROLITICO 22 UF 50V	5.5	33
6	CE-470/25V-TEAPO	CAPACITOR ELECTROLITICO 470 UF 25V	5.5	33
4	NTE1V030	VARISTOR DE 30V RMS/93V CLAMPING	39	156
4	NTE1V060	VARISTOR DE 60V RMS/165V CLAMPING	59	236
4	V130LA10AP	VARISTOR DE 130V RMS/340V CLAMPING	18	72
18	RC-10E/1W	RESISTENCIAS DE CARBON 5% TOL 1W	2	36
12	RC-1K/1W	RESISTENCIAS DE CARBON 5% TOL 1W	2	24
12	RC-10K/1W	RESISTENCIAS DE CARBON 5% TOL 1W	2	24
12	6P	BASE PARA CI 6 PINS	3	36
6	8P	BASE DOBLE CONTACTO PARA CI 8 PINS	2	12
12	TRTG-02	BORNERA 2 TORNILLOS P/CIRCUITO IMPRESO	5.5	66
3	TRTG-03	BORNERA 3 TORNILLOS P/CIRCUITO IMPRESO	8.5	25.5
1		DISIPADOR	150	150
1	PIC16F877A-I/P	MCU FLASH 8Kx14/RAM 368x8/EE 256x8	142	142
2	PC-30X30	PLACA FENOLICA UNA CARA 30x30cm	197	394
			Total	3077.5
		Los precios de los componetes incluyen IVA		

Figura I.1 Análisis de costos.

Referencias

- [1]
- [2]
- [3]
- [4]
- [5]
- [6]
- [7]
- [8]
- [9]
- [10]
- [11]
- [12]
- [13]
- [14]
- [15]
- [16]
- [17]
- [18]
- [19]
- [20]

[21]

[22]

[23]

[24]

[25]

[26]

[27]

[28]

[29]

[30]

[31]

[32]

[33]

[34]

[35]